资料整理
火龙果软件 荐

硬件系统的可靠性设计

作者：令狐采学

资料整理
火龙果软件 荐

目录

1 可靠性概念 4

1.1 失效率 5

1.2 可靠度 6

1.3 不可靠度 6

1.4 平均无故障时间 7

1.5 可靠性指标间的关系 7

2 可靠性模型 8

2.1 串联系统 9

2.2 并联系统 10

2.3 混合系统 11

2.4 提高可靠性的方法 12

3 可靠性设计方法 13

3.1 元器件 13

3.2 降额设计 14

3.3 冗余设计 15

3.4 电磁兼容设计 16

3.5 故障自动检测与诊断 17

3.6 软件可靠性技术 17

3.7 失效保险技术 17

3.8 热设计 17

3.9EMC 设计 18

资料整理
火龙果软件 荐

3.10 可靠性指标分配原则 19

4 常用器件的可靠性及选择 21

4.1 元器件失效特性 21

4.2 元器件失效机理 23

4.3 元器件选择 26

4.4 电阻 27

4.5 电容 30

4.6 二极管 32

4.7 光耦合器 34

4.8 集成电路 35

5 电路设计 39

5.1 电流倒灌 40

5.2 热插拔设计 41

5.3 过流保护 43

5.4 反射波干扰 44

5.5 电源干扰 50

5.6 静电干扰 53

5.7 上电复位 54

5.8 时钟信号的驱动 55

5.9 时钟信号的匹配方法 57

6PCB 设计 63

6.1 布线 63

6.2 去耦电容 65

资料整理
火龙果软件 荐

7 系统可靠性测试 65

7.1 环境适应性测试 65

7.2EMC 测试 66

7.3 其它测试 66

8 参考资料 67

9 附录 67

1 可靠性概念

系统的可靠性是由多种因素决定的，影响系统可靠、安全运行的主要因素来自于系统内部和外部的各种电气干扰，以及系统结构设计、元器件选择、安装、制造工艺和外部环境条件等。可靠性的高低涉及产品活动的方方面面，包括元器件采购、检验、设备设计、生产、工程安装、维护等各个环节。

在电子产品中，影响产品可靠性的一个很重要的因素是干扰问题，所以提高系统的抗干扰能力是产品设计过程中考虑的重要课题。

干扰对系统造成的后果主要表现在以下几方面：

- 数据采集错误
- 控制状态改变
- 程序运行失常
- 系统运行不稳定

可靠性是描述系统长期稳定、正常运行能力的一个通用概

资料整理
火龙果软件 荐

念，也是产品质量在时间方面的特征表示。可靠性又是一个统计的概念，表示在某一时间内产品或系统稳定正常完成预定功能指标的概率。

可靠性的定义是指产品或系统在规定条件下和规定时间内完成规定功能的能力。例如，一台计算机在室内有空调的条件下，使用 3000 小时不出故障的可能性为 70％，即意味着在 3000 小时内无故障的概率为 70%。可靠性最集中反映了某产品或系统的质量指标。

描述可靠性的定量指标有可靠度、失效率、平均无故障时间等。

1.1 失效率

失效率又称为故障率，指工作到某一时刻尚未失效的产品或系统在该时刻后单位时间内发生失效的概率。

数字电路以及其它电子产品，在其有效寿命期间内，如果它的失效率是由电子元器件、集成电路芯片的故障所引起，则失效率为常数。这是因为经过老化筛选后的电子元器件、集成电路芯片已进入偶发故障期。在这一时期内，它们的故障是随机均匀分布的，故故障率为一常数。由电子元器件、集成电路芯片构成的整机总是比电子元器件、集成电路芯片先进入损耗故障期。

资料整理
火龙果软件 荐

1.2 可靠度

可靠度是指产品或系统在规定条件下和规定时间内完成规定功能的概率。规定的条件包括运行的环境条件、使用条件、维修条件和操作水平等。可靠度一般记为 R。它是时间的函数，故也记为 R（t）,称为可靠度函数。

如果用随机变量 T 表示产品从开始工作到发生失效或故障的时间，其概率密度为 f（t）如上图所示，若用 t 表示某一指定时刻，则该产品在该时刻的可靠度

$$R(t) = P(T > t) = \int_t^{\infty} f(t)dt$$

对于不可修复的产品，可靠度的观测值是指直到规定的时间区间终了为止，能完成规定功能的产品数与在该区间开始时投入工作产品数之比，即

$$\hat{R}(t) = \frac{N_s(t)}{N} = 1 - \frac{N_F(t)}{N}$$

式中:N——开始投入工作产品数

Na（t）——到 t 时刻完成规定功能产品数，即残存数

Nf（t）——到 t 时刻未完成规定功能产品数，即失效数。

1.3 不可靠度

不可靠度也称为累积失效概率：是产品在规定条件下和规定时间内未完成规定功能（即发生失效）的概率，。一般记为 F 或 F（t）。

资料整理
火龙果软件 荐

因为完成规定功能与未完成规定功能是对立事件，按概率互补定理可得

F（t）=1-R（t）

$$F(t) = P(T \le t) = \int_{-\infty}^{t} f(t)dt$$

对于不可修复产品和可修复产品累积失效概率的观测值都可按概率互补定理，取$\hat{F}(t) = 1 - \hat{R}(t)$

1.4 平均无故障时间

产品的平均无故障时间又称为平均寿命，是产品寿命的平均值。对于可修复的产品，指“产品在其使用寿命期内某个观察期间累积工作时间与故障次数之比”。对于不可修复的产品，指“当所有试验样品都观测到寿命终了的实际值时，平均寿命是它们的算数平均值；当不是所有试验样品都观测到寿命终了的截尾试验时，平均寿命是试验样品累积试验时间与失效数之比”。

1.5 可靠性指标间的关系

可靠性特征量中可靠度 R（t），累积失效率(也叫不可靠度)F（t）、概率密度 f（t）和失效率 λ（t）是四个基本函数,只要知道其中一个,则所有变量均可求得.基本函数间的关系见下表。

可靠性特征量	R(t)	F(t)	f(t)	λ(t)

资料整理 火龙果软件 荐

R(t)(可靠度)	-	1-F(t)	$\int_t^{\infty} f(t)dt$	$e^{-\int_0^t \lambda(t)dt}$
F(t)(累积失效率)	1-R(t)	-	$\int_{\infty}^t f(t)dt$	$1-e^{-\int_0^t \lambda(t)dt}$
f(t)(概率密度)	$-\frac{dR(t)}{dt}$	$\frac{dF(t)}{dt}$	-	$\lambda(t)e^{-\int_0^t \lambda(t)dt}$
λ(t)(失效率)	$-\frac{d}{dt}\ln R(t)$	$\frac{dF(t)}{dt}\frac{1}{1-F(t)}$	$\frac{f(t)}{\int_t^{\infty} f(t)dt}$	-

关于 MTBF 计算的例子见附录文件 SLCAV320MTBF.pdf

2 可靠性模型

一个复杂的系统总是由许多基本元件、部件组成，如何在保证完成功能的前提下组成一个高可靠性的系统对产品设计是很有意义的。一方面需要知道组成系统的基本元器件或部件在相应使用条件下的可靠性，另一方面还要知道这些基本元器件、部件的可靠性和由其构成的系统的可靠性的关系。

描述基本元器件、部件的可靠性的基本数据可由生产厂家提供、或通过试验获得、或通过实际观察的统计数据或经验得到。基本元器件、部件的可靠性对系统的影响，可以通过几种可靠性模型获得。

构造系统的可靠性模型时，首先应该明确的是系统的可靠性框图与系统的功能性框图有所不同。系统的功能性框图是根据系统的工作原理进行连接，各部分之间的关系是确定的，其位置不能变动，而系统的可靠性框图是根据各组成部分的故障对

资料整理
火龙果软件 荐

系统的影响来构成的，其位置在何处是没有关系的。

2.1 串联系统

串联结构的系统是由几个功能器件（部件）组成，其中任何一个器件（部件）失效，都将引起整个系统失效。

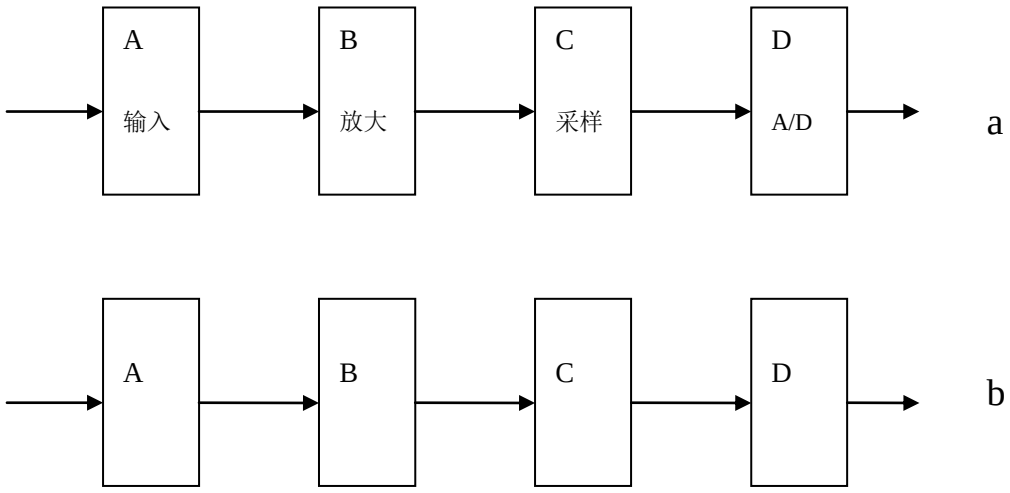


图 xxxx

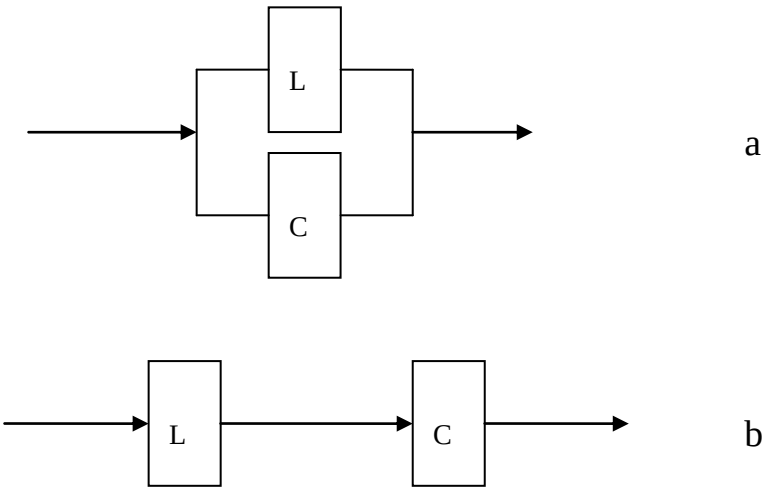


图 xxx 串联结构模型

图 xxx 和图 xxx 中的 a 表示系统的功能框图，而 b 表示系统的可靠性框图，可以看出，两者有时是不相同的。

资料整理
火龙果软件 荐

在图 xxx 中，虽然是 LC 并联谐振电路，但其可靠性结构框图却是串联的，因为任何一个环节发生故障，则整个电路将不发生谐振。

对于串联结构模型的系统，系统的失效率为各功能器件（部件）失效率的代数和。若系统中的每一个部件又由几种元件组成，每种元件都有一定的数量，如果部件中的每个元件的失效率都将组成部件的失效，那么这个部件就成为由一系列元件组成的串联结构。这个部件的失效率为各元件失效率的代数和。

串联结构是一种无冗余结构，特点是构造简单。

串联系统的可靠度为:

上图所示为 n 个具有相同可靠度的单元构成的系统的可靠度与每个单元的可靠度间的关系曲线，由此可知，随着串联单元数的增加，系统的可靠度随之减小。

2.2 并联系统

并联形式的可靠性结构是有冗余的，它是指系统由几个部件构成，只要其中至少有一个部件工作正常，系统就能正常工作。按组成系统的部件的数量可分为双重、三重或多重系统。

例如，为 SP30 交换机机框中各电路板提供电源的二次电源系统，两个电源模块的工作形式为输出并联方式，其中任何一个电源模块都有为整个机框提供所需电流的能力，其电源的可靠性模型即为并联结构。

资料整理
火龙果软件 荐

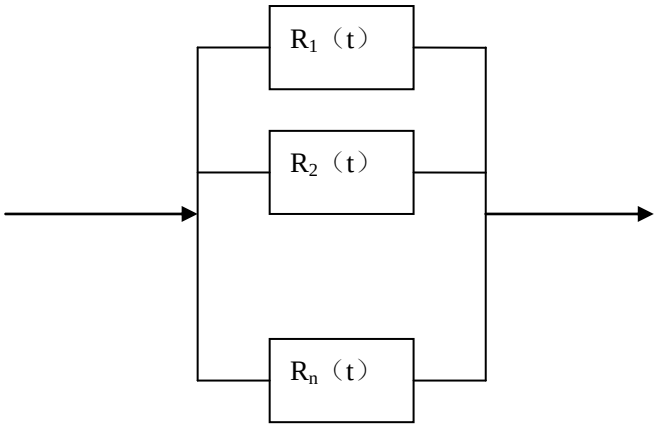


图 xxx 并联结构模型

若系统中有 n 个部件，构成并联结构，则系统的可靠度为：

i＝1，2，…，n

系统的平均无故障时间为：

下图是 n 个相同单元并联构成的系统的可靠度与每个单元的可靠度间的关系曲线，由此可知，随着并联单元数的增加，系统的可靠度随之增大。

2.3 混合系统

混联结构是由若干并联和串联结构组合的混合系统，这种系统在实际应用中用的较多。例如估算如下图所示系统的可靠度，通常先将并联部分估算好，然后再对整个系统按串联模型进行计算。

资料整理
火龙果软件 荐

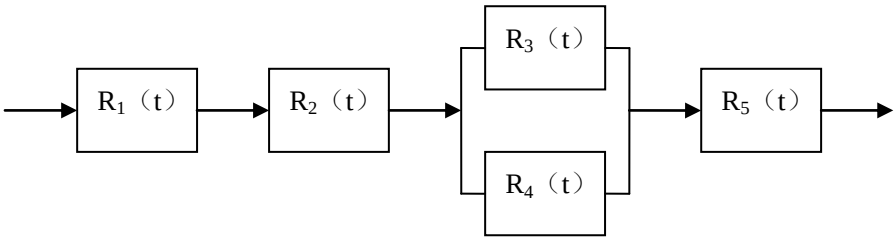


图 xxxx 混联结构模型

而估算如下图所示系统的可靠度，则先将串联部分估算好，然后再对整个系统按并联模型进行计算。

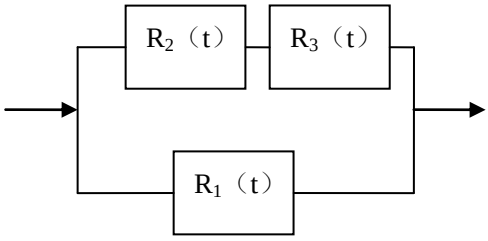


图 xxxx 混联结构模型

2.4 提高可靠性的方法

提高系统可靠性的途径有两个：错误避免和容错设计。

错误避免即通过使用更高质量、更高可靠性的元器件、部件来提高系统的可靠性，其实现成本比容错设计低。

容错设计主要是通过部件的冗余来实现，即通过增加设计的复杂性，增加冗余单元，同时也就增加成本的方法达到提高系统的可靠性。

资料整理
火龙果软件 荐

3 可靠性设计方法

3.1 元器件

元件、器件是构成系统的基本部件，元器件的性能与可靠性是系统整体性能与可靠性的基础。降低电子元器件的故障率是由其生产厂家来保证的。作为设计与使用者，主要是保证所选用的元器件的质量或可靠性指标满足设计的要求。

- 把握元器件的选型、购买、运输、储存

元器件的质量主要由生产厂家的技术、工艺以及质量管理体系保证。应选用有质量信誉的厂家的产品，一旦选定，不应轻易更换，尽量避免在同一台设备中使用不同厂家的同一型号的元器件。

元器件的运输、储存要按相关要求进行，对于存放时间较长的元器件，在使用前需要仔细检测。

- 老化、筛选、测试

元器件的老化测试一般在生产前进行，在此阶段淘汰那些质量不佳的产品。老化处理的时间长短与所用元件量、型号、可靠性要求有关，一般为 24 小时或 48 小时。老化时所施加的电气应力（电压或电流等）应等于或略高于额定值，常选取额定值的 110％～120％。老化后淘汰那些功耗偏大、性能指标明显变化或不稳定的元器件。

资料整理
火龙果软件 荐

3.2 降额设计

降额设计是使电子元器件的工作应力适当低于其规定的额定值，从而达到降低基本故障率，保证系统可靠性的目的。降额设计是电子产品可靠性设计中的最常用的方法。

不同的电子元器件所要考虑的应力因素是不一样的，有的是电压，有的是电流，有的是温度，有的是频率，有的是振动等等。

对电容的耐压及频率特性，电阻的功率，电感的电流及频率特性，二极管、三极管、可控硅、运放、驱动器、门电路等器件的结电流、结温或扇出系数，电源的开关和主供电源线缆的耐电压/电流和耐温性能，信号线缆的频率特性，还有散热器、接插件、模块电源等器件的使用要求进行降额设计。

通常，根据降额幅度的大小可分为一、二、三级降额，一级降额（(实际承受应力)/(器件额定应力) < 50%的降额）在技术设计上最容易实现，降额的效果也最好，但存在成本过高的问题；二级降额（70%左右的降额）在技术设计上也比较容易实现，降额的效果也很好，并且成本适中；三级降额在技术实现上要仔细推敲，必要时要通过系统设计采取一些补偿措施，才能保证降额效果的实现，有一定难度，但三级降额的成本最低。一般说来，建议使用二级降额设计方法，在保证降额设计取得良好效果的同时，技术实现难度和成本都

资料整理
火龙果软件 荐

适中。对于涉及到频率特性的器件的降额要谨慎处理。

3.3 冗余设计

冗余技术也称为容错技术或故障掩盖技术，它是通过增加完成同一功能地并联或备用单元（包括硬件单元或软件单元）数目来提高系统可靠性地一种设计方法。如在电路设计中，对那些容易产生短路故障的单元，以串联形式复制；对那些容易产生开路故障的单元，以并联形式复制。

冗余设计并非适用于所有的场合，一般在低层次和关键环节的情况下使用可获得较好的效果。同时，还需注意，某些冗余技术的采用需增加若干故障检测和冗余通道切换装置，它们的失效率在远低于受控部分的失效率时，才能发挥冗余技术的优越性。冗余设计的主要任务是：　　1）确定冗余等级；　　2）选定冗余类型；　　3）确定冗余配置方案；　　4）确定冗余管理方案。

冗余技术主要包括硬件冗余、软件冗余、信息冗余、时间冗余等。

- 硬件冗余

硬件冗余是采用增加硬件的方式来实现，当系统发生故障时，将备份的硬件顶替上去，使系统仍然能够正常工作。在电路级、功能单元级、部件级和系统级都可以采用硬件冗余结构。如交换机系统中的处理机系统、时钟系统等就是采用的硬件冗余结构。

资料整理
火龙果软件 荐

- 软件冗余

实现软件冗余的主要方法有：指令冗余技术、软件陷阱技术和软件看门

狗技术等。

- 信息冗余

对于重要的文件或数据复制一份或多份，并存储于不同的空间，当某一区间或某一备份被破坏后，自动从其它部分重新复制，使文件或数据得以恢复。

- 时间冗余

重复执行某一操作或某一程序，并将执行结果与前一次的结果进行比较来确认系统工作是否正常。这种方法是以时间为代价换取可靠性，称为时间冗余技术或重复检测技术。在实际应用中可以采用三中取二或五中取三等方式。

3.4 电磁兼容设计

电磁兼容性是指系统在电磁环境中运行的适应性，即在电磁环境下能保持完成规定功能的能力。电磁兼容性设计的目的是使系统既不受外部电磁干扰的影响，也不对其它电子设备产生电磁干扰。

抗电磁干扰的硬件措施主要有滤波技术、去耦电路、屏蔽技术、接地技术等；软件措施主要有数字滤波、软件冗余、程序运行监视及故障自动恢复技术等。

资料整理
火龙果软件 荐

3.5 故障自动检测与诊断

为了判定系统是否工作正常或某项功能是否正常、及时指出故障部位，缩短维修时间，可以有计划地对系统进行在线测试和诊断，以便及时排除故障，缩小故障带来的影响。

3.6 软件可靠性技术

为了提高软件的可靠性，应尽量将软件规范化、标准化、模块化，尽可能把复杂的问题化成若干较为简单明确的小任务。把一个大程序分成若干独立的小模块，有助于及时发现设计中的不合理部分，而且检查和测试几个小模块要比检查和测试大程序方便的多。

3.7 失效保险技术

有些重要的系统，一旦发生故障，希望整个系统处于安全或保险状态。如交换机系统的各功能电路板的电源设计，当某块电路板由于某种原因过流时，希望不影响同一机框内其它电路板的使用，通常在功能电路板内采取过流保护措施，使其电源与机框脱离。

3.8 热设计

确定产品的运行环境温度指标，确定设备内部及关键元器件的温升限值。一般说来，元器件工作时的温度上升与环境温度没有关系，而民用级别的元器件的允许工作温度大多

资料整理
火龙果软件 荐

在 70~85℃，为了保证在极限最高环境温度（50℃左右）下元器件的工作温度还在其允许温度范围内并有相当的冗余度，设备内部及元器件的温升设计指标定在 15℃左右比较合适。在硬件单板设计时，首先应该明确区分易发热器件和温度敏感器件（即随着温度的变化器件容易发生特性漂移、变形、流液、老化等），布 PCB 板时要对易发热器件采取散热措施，温度敏感器件要与易发热器件和散热器隔开合适的距离，必要时要从系统的角度考虑采取补偿措施。系统或子系统通过自然散热（通风、对流等）措施不能保证设备内部及关键元器件温升限值指标得到保证时，需要采取强迫制冷措施。

3.9 EMC 设计

电磁兼容（EMC）包括电磁干扰（EMI）和电磁敏感度（EMS）两个方面。电磁兼容是指设备或系统在其电磁环境中能正常工作且不对该环境中任何事物构成不能承受的电磁骚扰的能力。

要提升这种能力，有许多应用课题要解决，如：电磁波的散射、透射、传输、孔缝耦合，各种干扰源的机理和特性，各种干扰参数的计算和测试，各种结构的屏蔽效果，各种防护方法、测试方法、标准等等。对应设计的方法也有多种，如：防静电设计、防雷设计、防地电位升设计等等；一般从以下方面考虑，以保证产品的 EMC 特性：

1、静电放电的防护。首先要阻止电流直接进入电子线路，最普通的办法就是建立完善的屏蔽结构（必要时在外壳与电路之间增加第二层屏蔽层），屏蔽层接到电路的公共接地点上。对内部的电路来说，如果需要与金属外壳相连时，

资料整理
火龙果软件 荐

必须采用单点接地的方式，防止放电电流流过这个电路，造成伤害。

2、屏蔽。采用屏蔽的目的有两个：一是限制内部的辐射电磁能越过某一区域；二是防止外来的辐射进入某一区域。主要对电场、电磁场、磁场进行屏蔽（现实对磁场的屏蔽更难）。

3、接地。接地的目的一是防电击，一是去除干扰。接地可分为两大类，即安全接地与信号接地。接地时应该注意：接地线愈短愈好、接地面应具有高传导性、切忌双股电缆分开安装、低频宜采用单点接地系统、高频应采用多点接地系统、去除接地环路；

4、滤波。实际工作中，无法完全做好接地与屏蔽的工作。因此，会采用滤波（将不需要的信号去除）的方式来弥补不足，主要通过滤波电路来实现。在实际使用中，由于设备所产生的杂讯中共模和差模的成分不一样，所采用的滤波电路也有变化，可适当增加或减少滤波元件。具体电路的调整一般要经过 EMI 测试后才能有满意的结果。

3.10 可靠性指标分配原则

通常分配可靠性指标应考虑下列原则：

- 技术水平

对技术成熟的单元，能够保证实现较高的可靠性，或预期投入使用时可靠性可有把握地增长到较高水平，则可分配给较高的可靠度。

- 复杂程度

对较简单的单元，组成该单元零部件数量少，组装容易保证质量或故障后易于修复，则可分配给较高的可靠度。

- 重要程度

对重要的单元，该单元失效将产生严重的后果，或该单元失效常会导致全系统失效，则应分配给较高的可靠度。

- 任务情况

资料整理 火龙果软件 荐

对整个任务时间内均需连续工作以及工作条件严酷，难以保证很高可靠性

单元，则应分配给较低的可靠度。

此外，一般还要受费用、重量、尺寸等条件的约束。总之，最终都是力求以

最小的代价来达到系统可靠性的要求。

可靠性指标分配方法有：等分配法、再分配法、比例分配法、综合评分分配

法、动态规划分配法等。

例如：某公司采用如下的综合评分分配法为其产品分配可靠性指标：

由于缺乏产品的可靠性数据，所以请熟悉产品、有工程实际经验的专家，按照影响产品可靠性的几种主要因素（如：复杂度、技术成熟度、重要度及环境条件）进行评分（每一种因素的分值在 1~10 之间，难度越高评分越高），然后根据评分的结果给各分系统或部件分配可靠性指标。

系统要求的 MTBF 为 500h，由 A/B/C/D 四个部件组成，各部件评分如下表：

部件	复杂度	技术成熟度	重要度	环境条件	各部件评分	各部件评分系数 Ci	分配给各部件的故障率	分配给各部件的 MTBF
A	8	9	6	8	3456	0.462279	0.00092456	1081.597
B	5	7	6	8	1680	0.224719	0.00044944	2225
C	5	6	6	5	900	0.120385	0.00024077	4153.333
D	6	6	8	5	1440	0.192616	0.00038523	2595.833
合计					7476	1	0.002	500

说明：（1）对四个部件（A/B/C/D）按四种因素评分后，填入上表（兰色字迹部份）；

（2）对 A 部份而言，最后评分为 8*9*6*8＝3456；B 的评分为 5*7*6*8＝1680；同理 C 的评分为 900、D 的评分为 1440；最后四部分总分为：7476；紫红色字迹部份。

资料整理 火龙果软件 荐

（3）对 A 部份而言，评分系数为 3456/7476＝0.46；B 的评分系数为 1680/7476＝0.22；C 的评分系数为 0.12；D 的评分系数为 0.19；浅紫色部份。

（4）对整个系统而言，失效率为 1/500＝0.002；

所以分配给 A 的失效率为：0.46*0.002＝0.0009，对应的 MTBF 为 1081.6H；

同理得 B/C/D 的失效率和 MTBF，红色字迹部份。

4 常用器件的可靠性及选择

元件的可靠性主要包括以下几个方面：失效特征、失效机理、抗干扰特性、元件的选用方法、安装工艺以及环境对元件性能的影响等方面。

4.1 元器件失效特性

- 失效率

失效率是工作到某时刻尚未失效的产品，在该时刻后单位时间内发生失效的概率。一般记为 λ,它也是时间 t 的函数,故也记为 λ(t),称为失效率函数,有时也称为故障率函数或风险函数.

按上述定义,失效率是在时刻 t 尚未失效产品在 t+△t 的单位时间内发生失效的条件概率.即

$$\lambda(t) = \lim_{\Delta t \to 0} \frac{1}{\Delta t} P(t < T \le t + \Delta t \mid T > t)$$

它反映 t 时刻失效的速率,也称为瞬时失效率.

失效率的观测值是在某时刻后单位时间内失效的产品数与工作到该时刻尚未失效的产品数之比,即

资料整理
火龙果软件 荐

$$\hat{\lambda}(t)=\frac{\Delta N_f(t)}{N_s(t)\Delta t}$$

- 失效规律

产品的失效规律如下图所示，其失效率随时间变化可分为三段时期，即早期失效期、稳定工作期和衰老期。

早期失效期：失效率曲线为递减型。产品投入使用的前期，失效率较高其失效率曲线下降很快。失效原因主要是由于设计、制造、贮存、运输等形成的缺陷，以及调试、焊接、安装不当等人为因素所造成的。当这些所谓先天不良的失效结束后运转也逐渐正常，则失效率就趋于稳定，到 t0 时失效率曲线已开始变平。t0 以前称为早期失效期。针对早期失效期的失效原因，应该对元件进行筛选、严格安装工艺、设备老化处理后再投入运行，争取失效率低且 t0 短。

稳定工作期也称正常工作寿命期。失效率曲线在这一时期几乎为恒定值，即 t0 到 ti 间的失效率近似为常数。失效原因主要是由非预期的过载、误操作、意外的天灾以及一些尚不清楚的偶然因素所造成。由于失效原因多属偶然，故又称为偶然失效期。偶然失效期是能有效工作的时期，这段时间称为有效寿命。为降低偶然失效期的失效率而增长有效寿命，应注意提高产品的质量，精心使用维护。

衰老期也称为损耗期。失效率曲线是递增型，在 t1 以后失效率上升较快，这是由于产品已经老化、疲劳、磨损、蠕变、腐蚀等所谓有耗损的原因所引起的，针对耗损失效的原因，应该

资料整理
火龙果软件 荐

注意检查、监控、预测耗损开始的时间，提前维修，使失效率仍不上升。

- 失效形式

元件的失效形式可分为：突然失效、退化失效、局部失效以及全局失效。

- 突然失效：元件参数急剧变化，或因元件制造工艺不良，环境条件变化导致断路或开路所造成。如器件因压焊不牢造成开路，或因灰尘微粒使器件管脚短路，电容器因电解质击穿造成短路等。
- 退化失效：由于元件制造公差、温度系数变化、材料变质、电源电压波动、工艺不良等因素使元件参数逐渐变差，性能逐渐降低形成。
- 局部失效：退化失效常使系统局部功能失效，称为局部失效。
- 全局失效：突然失效会使整个系统失效，称为全局失效。

fit 表示 10－9/h

表 xxx 电子元器件的失效率

4.2 元器件失效机理

元件的失效直接受湿度、温度、电压、机械等因素的影响。

- 温度影响：

环境温度是导致元件失效的重要因素。

- 温度变化对半导体器件的影响：构成双极型半导体器件

资料整理
火龙果软件 荐

的基本单元 P-N 结对温度的变化很敏感，当 P-N 结反向偏置时，由少数载流子形成的反向漏电流受温度的变化影响，其关系为：

式中：ICQ———温度 T0C 时的反向漏电流

ICQR——温度 TR℃时的反向漏电流

T－TR——温度变化的绝对值

由上式可以看出，温度每升高 10℃，ICQ 将增加一倍。这将造成晶体管放大器的工作点发生漂移、晶体管电流放大系数发生变化、特性曲线发生变化，动态范围变小。

温度与允许功耗的关系如下：

式中：PCM———最大允许功耗

TjM———最高允许结温

T—————使用环境温度

RT———热阻

由上式可以看出，温度的升高将使晶体管的最大允许功耗下降。

由于 P-N 结的正向压降受温度的影响较大，所以用 P-N 为基本单元构成的双极型半导体逻辑元件（TTL、HTL 等集成电路）的电压传输特性和抗干扰度也与温度有密切的关系。当温度升高时，P-N 结的正向压降减小，其开门和关门电平都将减小，这就使得元件的低电平抗干扰电压容限随温度的升高而变小；高电平抗干扰电压容限随温度的升高而增大，造成输出电平偏移、波形失真、稳态失调，甚至热击穿。

资料整理
火龙果软件 荐

■ 温度变化对电阻的影响

温度变化对电阻的影响主要是温度升高时，电阻的热噪声增加，阻值偏离标称值，允许耗散概率下降等。比如，RXT系列的碳膜电阻在温度升高到 100℃时，允许的耗散概率仅为标称值的 20%。

但我们也可以利用电阻的这一特性，比如，有经过特殊设计的一类电阻：PTC（正温度系数热敏电阻）和 NTC（负温度系数热敏电阻），它们的阻值受温度的影响很大。

对于 PTC，当其温度升高到某一阀值时，其电阻值会急剧增大。利用这一特性，可将其用在电路板的过流保护电路中，当由于某种故障造成通过它的电流增加到其阀值电流后，PTC 的温度急剧升高，同时，其电阻值变大，限制通过它的电流，达到对电路的保护。而故障排除后，通过它的电流减小，PTC 的温度恢复正常，同时，其电阻值也恢复到其正常值。

对于 NTC，它的特点是其电阻值随温度的升高而减小。

■ 温度变化对电容的影响

温度变化将引起电容的到介质损耗变化，从而影响其使用寿命。温度每升高 10℃时，电容器的寿命就降低 50%，同时还引起阻容时间常数变化，甚至发生因介质损耗过大而热击穿的情况。

此外，温度升高也将使电感线圈、变压器、扼流圈等的绝缘性能下降。

资料整理
火龙果软件 荐

- 湿度影响:

湿度过高，当含有酸碱性的灰尘落到电路板上时，将腐蚀元器件的焊点与接线处，造成焊点脱落，接头断裂。

湿度过高也是引起漏电耦合的主要原因。

而湿度过低又容易产生静电，所以环境的湿度应控制在合理的水平。

- 电压影响:

施加在元器件上的电压稳定性是保证元器件正常工作的重要条件。过高的电压会增加元器件的热损耗，甚至造成电击穿。对于电容器而言，其失效率正比于电容电压的 5 次幂。对于集成电路而言，超过其最大允许电压值的电压将造成器件的直接损坏。

- 振动、冲击影响:

机械振动与冲击会使一些内部有缺陷的元件加速失效，造成灾难性故障，机械振动还会使焊点、压线点发生松动，导致接触不良；若振动导致导线不应有的碰连，会产生一些意象不到的后果。

4.3 元器件选择

- 满足性能要求，元器件地各种性能参数满足性能指标的要求，如耐压、驱动能力、频率特性等;
- 满足可靠性要求，考虑在开路、短路、接触不良、参数漂移等失效模式下的可靠性以及元器件的抗干扰性能;

资料整理
火龙果软件 荐

- 选用经实践检验证明性能优良的定型元器件；
- 尽量减少元器件品种、型号，以保证制造、安装及后期维护方便；
- 尽量选用标准元器件，确保元器件的可替换性；
- 系统设计时考虑工作环境温度、湿度、振动、冲击等条件；
- 在保证可靠性的条件下，尽量选用廉价的元器件，以降低成本

4.4 电阻

- 电阻分类：
  - 碳膜电阻：气态碳氢化合物在高温和真空中分解，碳沉积在瓷棒或者瓷管上，形成一层结晶碳膜。改变碳膜厚度和用刻槽的方法变更碳膜的长度，可以得到不同的阻值。碳膜电阻成本较低，性能一般。
  - 金属膜电阻：在真空中加热合金，合金蒸发，使瓷棒表面形成一层导电金属膜。刻槽和改变金属膜厚度可以控制阻值。这种电阻和碳膜电阻相比，体积小、噪声低、稳定性好，但成本较高。
  - 碳质电阻：把碳黑、树脂、粘土等混合物压制后经过热处理制成。在电阻上用色环表示它的阻值。这种电阻成本低，阻值范围宽，但性能差，很小采用。
  - 线绕电阻：用康铜或者镍铬合金电阻丝，在陶瓷骨架上绕制成。这种电阻分固定和可变两种。它的特点是工作

资料整理
火龙果软件 荐

稳定，耐热性能好，误差范围小，适用于大功率的场合，额定功率一般在 1 瓦以上。

- 碳膜电位器：它的电阻体是在马蹄形的纸胶板上涂上一层碳膜制成。它的阻值变化和中间触头位置的关系有直线式、对数式和指数式三种。碳膜电位器有大型、小型、微型几种，有的和开关一起组成带开关电位器。
- 线绕电位器：用电阻丝在环状骨架上绕制成。它的特点是阻值范围小，功率较大。

➢ 标称阻值和允许误差

E-24 允差±5%

1.0	1.1	1.2	1.3	1.6	1.8	2.0	2.2	2.4	2.7	3.0
3.3	3.6	3.9	4.3	5.1	5.6	6.2	6.8	7.5	8.2	9.1

E-96 允差±1%

1.00	1.02	1.05	1.07	1.10	1.13	1.15	1.18	1.21	1.24	1.27	1.30
1.33	1.37	1.40	1.43	1.47	1.50	1.54	1.58	1.62	1.65	1.69	1.74
1.78	1.82	1.87	1.91	`.96	2.00	2.05	2.10	2.15	2.21	2.26	2.32
2.37	2.43	2.49	2.61	2.65	2.67	2.74	2.80	2.87	2.94	3.01	3.09
3.16	3.24	3.32	3.48	3.53	3.57	3.65	3.74	3.83	3.92	4.02	4.12
4.22	4.32	4.42	4.64	4.64	4.75	4.87	4.99	5.11	5.23	5.36	5.49
5.62	5.76	5.90	6.19	6.19	6.34	6.49	6.65	6.81	6.98	7.15	7.32
7.50	7.68	7.87	8.06	8.25	8.45	8.66	8.87	9.09	9.31	9.53	9.76

➢ 电阻的额定功率

电阻的额定功率也有标称值，常用的有 1/8、1/4、1/2、1、2、3、5、10、20 瓦等。

资料整理
火龙果软件 荐

- 电阻的噪声与频率特性

电阻通电后，都出现不同程度的噪声电压，两个引出端上电位呈现不规则的起伏，这就是电阻的噪声，电阻的噪声包括热噪声和电流噪声。

电阻的噪声电压用下式表示：

式中：k——波耳兹曼常数，为 1.38×10-23J/K；

T——热力学温度/K；

B——噪声带宽/Hz；

R——电阻值/Ω；

交流电通过电阻时，电阻在一定的频率下呈现出电感性或电容性，从而使电流的工作状态发生变化。一般情况下，分布电容 Cd 为 0.2～0.5pF；包括引线电感在内，剩余电感 Ls 为 10～30nH。

电阻的频率特性为：

一个 1/8W 的金属膜电阻其 Cd≈0.25pF，Ls≈20nH，所以阻值在 280Ω 左右的电阻有最好的频率特性。

- 电阻的失效模式

参数漂移、短路、开路、接触不良；

各种电阻的失效率如下表所示：

- 电阻使用的注意事项
  - 降额使用：由于电阻在使用时要产生热量，这不仅影响周边器件，而且其本身的阻值也会发生改变，因此，电阻在使用时，实际负载功率要低于额定功率的 30%，在

资料整理 火龙果软件 荐

精度要求很高的场合，应低于 50%。

- 脉冲负载时电阻的功率降额使用：电阻在脉冲电压下工作时的平均功率可表示为：

式中：V——脉冲峰值电压；

R——电阻阻值；

f——频率（Hz）；

て——脉冲宽度（s）。

一般选取电阻的额定功率为上式计算值的 2～5 倍；碳膜电阻和高阻值金属膜电阻承受脉冲负载能力较差，所以它们的额定功率应在平均功率的 5 倍以上。

- 降低额定电压使用：最好用到最高允许电压的 50%或者更低。

4.5 电容

- 电容的种类和特性：
- 标称值和允许误差
  - 允许误差：

±2%	±5%	±10%	±20%	+20% -30%	+50%-20%	+100%-10%

- 标称值：

电容类别	允许误差	容量范围	标 称 容 量 系 列
纸介电容、金属化纸	±5%	100pF~1uF	1.0 1.5 2.2 3.3 4.7 6.8

资料整理 火龙果软件 荐

介电容、纸膜复合介质电容、低频（有极性）有机薄膜介质电容	±10% ±20%	1uF~100uF	1 2 4 6 8 10 15 20 30 50 60 80 100
高频（无极性）有机薄膜介质电容、瓷介电容、玻璃釉电容、云母电容	±5%		1.1 1.2 1.3 1.5 1.6 1.8 2.0 2.4 2.7 3.0 3.3 3.6 3.9 4.3 4.7 5.1 5.6 6.2 6.8 7.5 8.2 9.1
	±10%		1.0 1.2 1.5 1.8 2.2 2.7 3.3 3.9 4.7 5.6 6.8 8.2
	±20%		1.0 1.5 2.2 3.3 4.7 6.8
铝、钽、铌、钛电解电容	±10% ±20% +50/-20% +100/-10%		1.0 1.5 2.2 3.3 4.7 6.8 (容量单位 uF)

- 耐压值

指其能够承受的最大直流电压，也叫做电容的直流工作电压。如果在交流电路中，要注意所加的交流电压最大值不能超过电容的直流工作电压值。

常用固定电容的直流工作电压系列如下所示，其中有*的的数值，只限电解电容用。单位：V

1．6	4	6．3	10	16	25	32*	40	50	63
100	125	160	250	300	400	450	500	630	1000

资料整理
火龙果软件 荐

- 绝缘电阻

电容两极之间的电阻叫做绝缘电阻，或者叫做漏电电阻。漏电电阻越小，漏电越严重。电容漏电会引起能量损耗，这种损耗不仅影响电容的寿命，而且会影响电路的工作。因此，漏电电阻越大越好。一般在 1000 兆欧以上。

- 等效电路
- 失效模式
- 电容器的使用注意事项
  - 耐压：实际使用电压应比额定电压低 20％～30％
  - 环境温度：温度过高会使电容器很快老化、干枯，安装时不要把大功率器件放在电容器傍边。
  - 注意电解电容的极性
  - 电容器噪声：电容器也会产生噪声，特别是用在微小信号的处理电路中，由于电容漏电或温度变化产生噪声。

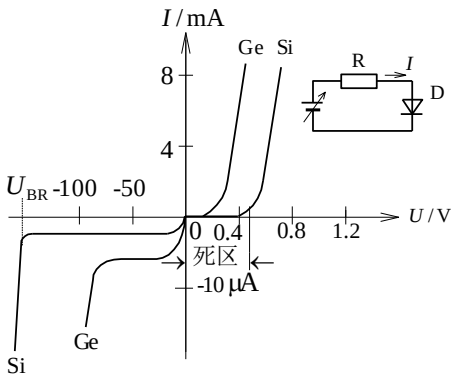
4.6 二极管

- 二极管的种类
  - 按照所用的半导体材料，可分为锗二极管（Ge 管）和硅二极管（Si 管）。
  - 根据其不同用途，可分为检波二极管、整流二极管、稳压二极管、开关二极管等。
  - 按照管芯结构，又可分为点接触型二极管、面接触型二

资料整理
火龙果软件 荐

极管及平面型二极管。

- 另外还有发光二极管等
- 二极管的伏安特性



➢ 主要参数

- 额定正向工作电流：是指二极管长期连续工作时允许通过的最大正向电流值。因为电流通过管子时会使管芯发热，温度上升，温度超过容许限度（硅管为 140℃左右，锗管为 90℃左右）时，就会使管芯过热而损坏。所以，二极管使用中不要超过二极管额定正向工作电流值。例如，常用的 IN4001－4007 型锗二极管的额定正向工作电流为 1A。
- 最高反向工作电压：加在二极管两端的反向电压高到一定值时，会将管子击穿，失去单向导电能力。为了保证使用安全，规定了最高反向工作电压值。例如，IN4001 二极管反向耐压为 50V，IN4007 反向耐压为 1000V。
- 反向电流：反向电流是指二极管在规定的温度和最高反向电压作用下，流过二极管的反向电流。反向电流越小，管子的单方向导电性能越好。值得注意的是反向电流与

资料整理
火龙果软件 荐

温度有着密切的关系，大约温度每升高 10，反向电流增大一倍。例如 2AP1 型锗二极管，在 25℃时反向电流若为 250uA，温度升高到 35℃，反向电流将上升到 500uA，依此类推，在 75℃时，它的反向电流已达 8mA，不仅失去了单方向导电特性，还会使管子过热而损坏。又如，2CP10 型硅二极管，25℃时反向电流仅为 5uA，温度升高到 75℃时，反向电流也不过 160uA。故硅二极管比锗二极管在高温下具有较好的稳定性。

- 最高工作频率 f：二极管能承受的最高频率。通过 P－N 结交流电频率高于此值，二极管则不能正常工作。
- 稳压管：

利用反向击穿特性而使稳压管两端电压稳定的特殊二极管，工作中采取反向接法使之处于反向击穿状态。

其主要参数有稳定电压 Uz，最小稳定电流 Izmin，最大耗散功率 PZM，最大工作电流 Izmax（PZM= Uz · Izmax）

4.7 光耦合器

光耦合器是一种由光电流控制的电流转移器件。光耦合器一般由三部分组成：光的发射、光的接收及信号放大。输入的电信号驱动发光二极管（LED），使之发出一定波长的光，被光探测器接收而产生光电流，再经过进一步放大后输出。这就完成了电—光—电的转换，从而起到输入、输出、隔离的作用。由于光耦合器输入输出间互相隔离，电信号传输具有单向性等特

资料整理
火龙果软件 荐

点，因而具有良好的电绝缘能力和抗干扰能力。又由于光耦合器的输入端属于电流型工作的低阻元件，因而具有很强的共模抑制能力。所以，它在长线传输信息中作为终端隔离元件可以大大提高信噪比。

- 类型：

通用型（又分无基极引线和基极引线两种）、达林顿型、施密特型、高速型、光集成电路、光纤维、光敏晶闸管型（又分单向晶闸管、双向晶闸管）、光敏场效应管型等

- 技术参数：

光耦合器的技术参数主要有发光二极管正向压降 VF、正向电流 IF、电流传输比 CTR、输入级与输出级之间的绝缘电阻、集电极-发射极反向击穿电压 V(BR)CEO、集电极-发射极饱和压降 VCE(sat)以及上升时间、下降时间、延迟时间和存储时间等。

在实际应用中最重要的参数是电流传输比 CTR（Curremt-Trrasfer Ratio）。通常用直流电流传输比来表示。当输出电压保持恒定时，它等于直流输出电流 IC 与直流输入电流 IF 的百分比。

4.8 集成电路

在用集成电路进行设计时，主要考虑集成电路的噪声容限、电平、传输延迟时间、上升、下降时间、扇出能力等。

- 噪声容限：

定义

资料整理
火龙果软件 荐

不同系列的集成电路，其噪声容限也不相同，如下图所示：

CMOS 系列器件的高电平噪声容限为 0.94V，低电平噪声容限为 1V；

TTL 系列器件的高电平噪声容限为 0.4V，低电平噪声容限为 0.4V；

ABT 系列器件的高电平噪声容限为 0.4V，低电平噪声容限为 0.4V；

- 门限电压：
- 输入、输出电容：
- 使用 CMOS 系列器件的注意事项
  - CMOS 器件是电压控制型器件，其输入阻抗极大，对干扰信号十分敏感，因此不用的输入端不应开路。可以根据使用时的具体情况，将不用的输入端与使用的端子连接，或将不使用的输入端接电源或接地。如果输入引脚悬空，在输入引脚上很容易积累电荷，产生较大地静电电压。虽然器件地输入管脚都有保护电路，静电电压一般不会损坏器件，但很容易使输入管脚电位处于 0 到 1 之间地过渡区域，使得反相器上、下两个场效应管均导通，使电路功耗增加，甚至损坏。
  - 输入信号幅度应当在供电电压范围内，若输入信号幅度超过供电电压，则容易使输入电流过大，损坏输入端保护二极管；同时过大得输入信号还容易触发寄生可控硅现象造成电流损坏。

资料整理
火龙果软件 荐

- CMOS 电流得驱动能力不大，因此驱动 TTL 电路的扇出系数不大。但其输入电阻很大，输入电流仅几个微安，在不考虑其输入寄生电容得情况下，CMOS 对 CMOS 的扇出系数可达 50 以上。
- 焊接时需要防静电
- 输出端所驱动的电容负载应不大于 500pF，否则输出级功率过大会损坏电路。

➢ 使用 74HC、74LS 系列器件的注意事项：

- 74HC 系列器件的工作电压为 2～6V；74LS 系列器件的工作电压为 4.75～5.25V;
- 74HC 系列器件可以直接驱动 74LS 系列器件，而 74LS 系列器件不能直接驱动 74HC 系列器件。但 74HCT 系列器件可以。
- 应极力抑制电源线、地线地高频噪声，确保每个 74HC 系列芯片的电源与地间有一个 0.01~0.1uF 的旁路电容。
- 74HC 系列器件的输入信号的上升沿及下降沿不要超过额定值（500nS）。因为大部分 74HC 器件都带有缓冲器，在电路阀值附件的增益非常高，在输入较宽的信号时可能引起输出振荡和时序电路的误动作。
- 74HC 器件不用的输入引脚不能悬空。在总线方式时如 8031 的 P0 口，应加负载处理。
- 74LS 器件不用的输入引脚可以悬空，此时被认为是高电平。

资料整理
火龙果软件 荐

- 74HC 与 TTL 接口

由于 74LS 的输出电压与 74HC 的输入电压不匹配，如：74LS 的 Voh 保证值为 2.7V，而 74HC 的 Vih 的保证值为 3.5V，因此需要进行电平转换。用 74LS 驱动 74HC 时加上拉电阻是一种选择。如下图所示：

上拉电阻使用下式计算：

式中 IOH（74LS）为输出高电平时的泄漏电流

还有一种方法是直接使用与 TTL 有同样输入电平的 74HCT 系列器件。74HCT 系列器件的输入电流和 74HC 一样小，用 74LS 很容易驱动，速度也不低，故是一种有效的方法。

反之，74HC 驱动 74LS 时，由于电压电平不存在问题，因此决定扇出数的是 74HC 低电平的驱动能力。

- 驱动能力：

由前级器件的低电平输出电流、后级器件的低电平输入电流，前级器件的高电平输出电流、后级器件的高电平输入电流可求出前级器件的扇出数。(对于大多数 TTL 器件而言，其高电平输入电流为 100uA)。

74HC 器件可以驱动 10 个 74LS 器件；

74LS 器件也可以驱动 10 个 74LS 器件；

- 集电极开路或漏极开路输出门电路

如上图所示，将 Rc 放置在集成电路的外部就构成了 OC 门电路（漏级开路原理相同），需要选择合适的 Rc 的阻值，将 Rc

资料整理
火龙果软件 荐

接到门的输出端与电源之间，该 OC 门才能具有稳定的逻辑功能，如在电路设计时不接 Rc，任其集电极开路，则该电路不具备正常的逻辑功能（特别是当其负载为 CMOS 器件时）。

OC 门的最大特点是具有线与功能。几个 OC 门共用一个 Rc（输出端并接在一起），其输出为各个 OC 门输出之积（线与）。

Rc 值的选取与 OC 门输出级的漏电流大小以及 OC 门输出级的电容和负载电容有关。

如果仅考虑与负载的电平配合，Rc 可按下式选择：

$Rc \geqslant (Vcc - Vil) / nIoc$

式中：Vil——后级器件的输入低电平电压；

n——线与的 OC 门数量；

Ioc——OC 门输出级漏电流；

如果考虑输出信号的上升时间及下降时间，还需要根据 OC 门输出级的电容和负载电容的大小及上升时间、下降时间限制来确定 Rc。

5 电路设计

下面主要就系统设计中影响可靠性的一些需要注意的问题进行讨论，实际设计时面临的问题、考虑的因素比这里列出的多得多。

资料整理
火龙果软件 荐

5.1 电流倒灌

集成电路的典型模型如下:

- D1 在大多数 CMOS 集成电路中起着防静电功能.同时辅助起着输入端限幅作用。但是在 ABT,LVT,LVC 和 AHC/AHCT 类集成电路中无此二极管。
- D2 是半导体集成所产生的寄生二极管(存在于所有数字集成电路),其辅助功能为对线路反射的下冲信号进行限幅,提供一些放电保护功能。
- D3 用于保护 CMOS 电路在放电时的干扰。在大多数双极性器件中也存在此二极管，但为寄生二极管。在集电极开路和三态输出的双极性器件中无此二极管。
- D4 在所有集成电路中均存在此二极管。它是器件的集电极或漏极的二极管。在双极性器件中还附加了一个肖特基二极管对线路反射的下冲信号进行限幅。在 CMOS 电路中附加了二极管以增加防静电功能。

电流倒灌产生的原因:

当使用 CMOS 型器件作为接口芯片在如下图所示的电路中使用时，如果 Vcc2 断电，Vcc1 继续供给 G1，G1 的高电平输出电流将通过 D1 向 Vcc2 上的电容充电(该充电电流将使 D1 迅速过载并使其损坏。CMOS 器件中 D1 只能承受 20mA 的电流) 并在 Vcc2 上建立一电压，该电压使使用 Vcc2 供电的其它电路工作不正常，特别使可编程器件。

资料整理
火龙果软件 荐

解决措施：

如图（a)：在信号线上加一个几欧姆的限流电阻，可防止过流损坏二极管 D1，但不能解决灌流在 Vcc 上建立电压；

如图（b)：在信号线上加二极管 D3 及上拉电阻 R，D3 用于阻断灌流通路，R 解决前级输出高电平时使 G1 的输入保持高电平。此方法即可解决灌流损坏二极管 D1 的问题，又可解决灌流在 Vcc 上建立电压。缺点是二极管 D3 的加入降低了 G1 的低电平噪声容限；

如图（c)：在 G1 的电源上增加二极管 D7。缺点是前级输出高电平时，G1 通过 D1 获得电压并从输出高电平给后级电路。同时降低了 G1 的供电电压，使其在正常使用时高电平输出电压降低。

最有效的解决方法是使用双极型的器件(如 LS 器件，ABT 器件)作为接口，由于双极型器件没有保护二极管 D1 存在，故不存在上述灌流通路。需要注意的是这时接口的输入、输出信号线上不能加上拉电阻（双极型器件输入悬空当高电平对待)。

5.2 热插拔设计

- 热插拔对电源的影响

电路板上电或热插拔时会从电源拉出很大的启动电流并导致电源电压的波动，此现象控制不当将影响系统中其它电路的正常使用，甚至导致整个系统的损坏。

热插拔电路的最低要求是提供浪涌电流限制，防止在大的容

资料整理
火龙果软件 荐

性负载加电时整个系统损坏。限流功能还有助于减小供电电源的尺寸，并防止在连接器接触时产生电弧。其它热插拔特性还包括：低等效串联电阻、断路器、状态指示、双插入点检测和电源就绪指示。

目前我公司的产品除个别处理机对电源采取上电限流措施外，其余电路板使用PTC对负载过流进行限制，但没有上电限流措施。

最简单的限流元件是保险丝，它可以单独使用或与其它保护元件配合使用，由于保险丝可以有效地防止过流的冲击，它们在系统中既是必须的(如UL 标准的规定)，也是系统遇到灾难性故障时的最终防线。标准保险丝的主要缺陷是只能一次性使用，另外一种可替代的小型器件是多重保险丝，这种保险丝的物理尺寸可以根据流过其自身电流所产生的热量而膨胀或缩短，多重保险丝的工作电压范围受温度的限制，但它能够自复位，这是相对于标准保险丝的最大优点。

普通热插拔电路由电容、齐纳管和FET 构成，如下图所示。通过对连接在Q1 栅、源极之间的电容C1 充电达到限制浪涌电流的目的。如果上电期间C1 放电，Q1 的栅极与源极相当于短路，Q1 将维持开路。C1 充电时，Vgs增大，Q1 缓慢开启。C1 的大小和Q1 的Vgs指标确定了Q1 的开启时间和负载电容C2 的充电时间。齐纳管ZD1 用于防止栅-源电压超出其最大额定值。

- 接口 IC 的热插拔

资料整理
火龙果软件 荐

电路板上电或热插拔时如果处理不当，会通过信号线对系统中的其它电路板的正常使用造成影响，也可能造成接口IC 的软损伤或硬损坏。所以在系统及电路板设计时应尽量满足以下要求：

电路板在热插拔时必须保证地端子首先连接，这是电路板正常工作的基础。在多电源系统，特别是有负电源同时使用的系统中，如果热插拔时不能保证电路板的地端子首先连接，则应尽量不在电路板的负电源上使用大容量的电容，因为在此情况下可能使电路板的地电位偏离到负电位，使接口IC 的输入、输出管脚对地电压超过其耐受范围，造成接口IC 管脚的损坏。

- 使用输入或输出端不带对电源保护二极管的 IC；
- 使用具有上电三态功能的 IC。

正确的电路板上电次序应为：

首先连接电路板的地；

其次连接电路板的电源；

连接电路板的复位端子；

最后连接电路板的信号端子；

5.3 过流保护

过流保护技术在电源设计中使用较普遍，在电路板设计中可以借鉴。由于器件工作不正常或故障损坏等原因可能造成电路板电源过流，对此如果不加以限制可能给系统带来灾难性后果。

资料整理
火龙果软件 荐

在电路板的电源入口处串联小阻值的 PTC 元件可对电源进行有效保护，当电路板产生过流时，流过 PTC 的电流增大，使 PTC 温度升高，同时其阻值增大，限制电流的进一步增加，使进入电路板内的电流限制在一个较小的范围内，对电路板可有效起到保护作用，同时不至于影响其它电路板的正常工作。使用 PTC 的另一个优点是可重复性，当过流条件不存在后，PTC 的温度下降，阻值回到常态，不影响其正常使用。

选择 PTC 时需要注意其耐压、不动作电流及静态电阻和动作时间。

5.4 反射波干扰

电信号（电流、电压信号）在沿导线传输的过程中，由于分布电感、电容和电阻的存在，导线上各点的电信号并不能马上建立，而是有一定的滞后，离信号源越远，电压波和电流波到达的时间越晚。当导线的阻抗有变化（如背板线与电路板内的信号线、接插件等）或负载阻抗与线路阻抗不匹配时，将对电信号产生反射和折射。

如下图所示，由于反射波的存在，始端输入信号并不是理想的阶跃电压，而是具有一定前沿时间的脉冲信号。

上图中信号的宽度大于信号的传输延迟（36nS），若信号宽度小于信号的传输延迟，信号将不能传输到终点，系统将失控。

最大匹配线长度计算：

资料整理 火龙果软件 荐

■ 方法 1：

定义：信号在传输线上的反射波的振荡过程如果在芯片的传输延迟时间内，反射波将不影响芯片的工作，将信号在传输时间内所传播的距离称作最大匹配线长度，当传输线超过匹配长度时，称为长线传输，此时需要考虑采取措施抑制反射波干扰。

lmax 的长度表示为：

式中：tPD——数字电路的传输延迟时间（ns）

V——电磁波速度，（1.4~2）×108m/s

K——经验常数，取 k＝4～5

例如，取 k＝4，v＝2×108m/s，求得下面几组最大匹配线长度：

数字电路的传输延迟时间 tPD（ns）	最大匹配线长度 lmax（m）
50	2.5
40	2.0
30	1.5
25	1.25
20	1
15	75cm
10	50cm
5	25cm
1	5cm

对于 TTL 系列电路而言，其动作时间为 5～10ns，CMOS 系列电路的动作时间为 25～50ns，HC 系列电路的动作时间与 TTL 系列相仿。系统中往往是多种系列器件混合使用，故应以 TTL 系列器件对应的 lmax 为准。所以传输线长度 lmax 可取 25cm。

资料整理
火龙果软件 荐

也就是说，当传输线长度超过 25cm 时，应采取抑制反射波干扰措施。

■ 方法 2:

定义：如果信号在传输线上往返一次的时间比信号的上升时间短，则认为该传输线不匹配也不会对信号产生影响。

如下图所示，就同一条线路而言，具有不同上升时间（下降时间）的数字电路驱动相同的负载（3 英寸长的无匹配信号线，负载电容 15pF），其输出信号的波形大不相同。上一个波形表示 1986 年生产的驱动器的（上升/下降时间为 5ns）输出波形，波形很好，可以使用；下一个波形表示 1996 年生产的驱动器（上升/下降时间为 1/2ns）的输出波形，波形很差，不能使用。

《High Speed Digital Design》一书中推荐的最大传输线计算公式如下

lmax=（V×tr/6）×10－9（m）

式中：V：电磁波传播速度（3×108m/s）；

tr：信号上升时间，即从 10%上升到 90%的时间（ns）；

注：该计算公式与数字电路的传输延迟时间无关。并且将信号在传输线上往返一次的时间限制在信号上升时间的 1/3 内。

例如：设一器件的 tr 为 10ns,则当其驱动的信号线长度大于 50cm 时就需要当长线传输来对待；而对一个 tr 为 1ns 的器件，则当其驱动的信号线长度大于 5cm 时就需要当长线传输来对待。

需要注意的是：两种长线的计算方式都与信号的频率无关

资料整理
火龙果软件 荐

■ 信号在传输线上的反射情况分析：

根据电压反射系数的定义有

Fv＝（Z2－Z1）/（Z2＋Z1）

当传输线特性阻抗 Z1 与负载阻抗 Z2 相等（匹配）时，电压反射系数为零，即此时不会发生反射；

当 Z2＜Z1 时，电压反射系数为负值，即反射电压为负，随着反射的进行，电压迅速达到平衡状态。特殊情况 Z2＝0，反射系数 Fv＝－1，电压反射一次后终端电压即达到零状态。由此可见，降低负载电阻由助于消弱反射干扰；

当 Z2＞Z1 时，电压反射系数为正值，即反射电压为正。特殊情况 Z2＝∞，即负载处于开路，反射系数 Fv＝1，这样，反射过程将是一个持续的振荡过程。由此可见，当负载电阻很大时，对抑制反射干扰十分不利。

CMOS 系列或 HC 系列器件的输入阻抗很高，在使用中除容易引起静电干扰外，还容易传输反射波干扰，因此在长线传输使用时需要注意采取相应措施如输入引脚对电源或地接入负载电阻以降低输入阻抗；或者直接采用长线驱动型器件。

常用的抑制或削弱反射波干扰的方法有：

■ 阻抗匹配：

根据反射理论，当传输线的特性阻抗与负载电阻相等时，反射将不会发生。

即阻抗不匹配是造成信号在传输线上反射的原因。实际的电路实现中阻抗不匹配是绝对的，而匹配是相对的。

资料整理
火龙果软件 荐

引起阻抗不匹配的原因有多种，由驱动源、传输线和负载的阻抗不同可引起阻抗不匹配、传输线的不连续，例如导通孔、短截线也可引起阻抗不匹配；另外由于返回路径上局部电感、电容的变化、返回路径不连续也会导致阻抗不连续。其中，由驱动源、传输线和负载的阻抗不同引起的阻抗不匹配是最主要的原因。

阻抗匹配方法有以下几种：

- 采用输入/输出驱动器

  如下图所示，当 A 点为低电平时，反射波从 B 向 A 传输。由于此时驱动器的输出阻抗几乎为零，反射信号一到达该输出端就有相当部分被吸收掉，只剩下部分信号继续反射。也就时说，由于反射信号遇到的时低阻抗，它的反射能力大大减弱。当 A 点为高电平时，发送器的输出阻抗很大，可视为开路，为了降低接收器的输入阻抗，接入一个负载电阻，这样就大大削弱了反射波的干扰。

- 降低输入阻抗

如下图所示，当驱动器输出低电平时，A 点对地阻抗很低；当驱动器输出高电平时，B 点对地阻抗也很低。由此可见，无论是输出高电平还是低电平，反射波都将很快衰减。

- 采用光电耦合

  除可有效抑制反射波干扰外，还实现了信号地隔离。

- 采用差分传输技术

使用差分信号进行长线传输有一个很重要的原因是噪声以

资料整理
火龙果软件 荐

共模的方式在一对差分线上耦合出现，并在接收器中相减从而可消除噪声。

常用的差分传输技术有 ECL、PECL、LVDS 及 GLVDS.

ECL 和 PECL 技术的信号摆幅依赖于供电电压，ECL 要求负的供电电压，PECL 使用正的供电电压。

GLVDS 是一种发展中的尚未确定的新技术，使用 500mV 的供电电压可提供 250mV 的信号摆幅。

LVDS 物理接口使用 1.2V 偏置提供 400mV 摆幅的信号，其驱动器和接收器不依赖于特定的供电电压。LVDS 驱动器由一个驱动差分线对的电流源组成，通常电流为 3.5mA，接收器具有很高的输入阻抗，因此驱动器输出的电流大部分都流过 100Ω 的匹配电阻，并在接收器的输入端产生大约 350mA 的电压。当驱动器翻转时，它改变流经电阻的电流方向，因此产生有效的逻辑″1″和逻辑″0″状态。低摆幅驱动信号实现了高速操作并减小了功率消耗，差分信号提供了适当噪声边缘和功率消耗大幅减少的低压摆幅。终端电阻 100Ω，不仅终止了环流信号，同时防止信号在终端发生反射。如下图所示：

差分传输方式的终端匹配方法比较：

如下图所示的两种差分传输方式的终端方法，第一种方法采用单电阻终端，第二种方法采用双电阻终端。

第一种方法对差模信号进行匹配，但不对共模信号匹配。在共模干扰比较理想的情况（干扰信号同时到达 A、B 线，并且幅度相同）下可以很好的工作，但由于布线等原因造成 A、B

资料整理
火龙果软件 荐

传输线受干扰情况不完全一致时，干扰信号会在传输线上来回反射，特别是在传输时钟信号，并且传输线延时等于 1/4 时钟周期时，干扰信号可能在线路上来会反射形成自激。

第二种方法对每条传输线单独进行匹配，该方法对共模信号和差模信号同时匹配，故不会在传输线上产生反射。

5.5 电源干扰

- 尖峰电流的形成

数字电路输出高电平时从电源拉出的电流 Ioh 和低电平输出时灌入的电流 Iol 的大小一般是不同的，即：Iol＞Ioh。以下图的 TTL 与非门为例说明尖峰电流的形成：

输出电压如右图（a）所示，理论上电源电流的波形如右图（b），而实际的电源电流保险如右图（c）。由图（c）可以看出在输出由低电平转换到高电平时电源电流有一个短暂而幅度很大的尖峰。尖峰电源电流的波形随所用器件的类型和输出端所接的电容负载而异。

产生尖峰电流的主要原因是：

输出级的 T3、T4 管短设计内同时导通。在与非门由输出低电平转向高电平的过程中，输入电压的负跳变在 T2 和 T3 的基极回路内产生很大的反向驱动电流，由于 T3 的饱和深度设计得比 T2 大，反向驱动电流将使 T2 首先脱离饱和而截止。T2 截止后，其集电极电位上升，使 T4 导通。可是此时 T3 还未脱离饱和，因此在极短得设计内 T3 和 T4 将同时导通，从而产生很大

资料整理
火龙果软件 荐

的 ic4，使电源电流形成尖峰电流。图中的 R4 正是为了限制此尖峰电流而设计。

低功耗型 TTL 门电路中的 R4 较大，因此其尖峰电流较小。当输入电压由低电平变为高电平时，与非门输出电平由高变低，这时 T3、T4 也可能同时导通。但当 T3 开始进入导通时，T4 处于放大状态，两管的集－射间电压较大，故所产生的尖峰电流较小，对电源电流产生的影响相对较小。

产生尖峰电流的另一个原因是负载电容的影响。与非门输出端实际上存在负载电容 CL，当门的输出由低转换到高时，电源电压由 T4 对电容 CL 充电，因此形成尖峰电流。

当与非门的输出由高电平转换到低电平时，电容 CL 通过 T3 放电。此时放电电流不通过电源，故 CL 的放电电流对电源电流无影响。

- 尖峰电流的抑制方法：
  - 在电路板布线上采取措施，使信号线的杂散电容降到最小；
  - 另一种方法是设法降低供电电源的内阻，使尖峰电流不至于引起过大的电源电压波动；
  - 通常的作法是使用去耦电容来滤波，一般是在电路板的电源入口处放

一个 1uF～10uF 的去耦电容，滤除低频噪声；在电路板内的每一个有源器件的电源和地之间放置一个 0.01uF～0.1uF 的去耦电容（高频滤波电容），用于滤除高频噪声。滤波的目的是要滤除

资料整理
火龙果软件 荐

叠加在电源上的交流干扰，但并不是使用的电容容量越大越好，因为实际的电容并不是理想电容，不具备理想电容的所有特性。

去耦电容的选取可按 C=1/F 计算，其中 F 为电路频率，即 10MHz 取 0.1uF，100MHz 取 0.01uF。一般取 0.1~0.01uF 均可。

放置在有源器件傍的高频滤波电容的作用有两个，其一是滤除沿电源传导过来的高频干扰，其二是及时补充器件高速工作时所需的尖峰电流。所以电容的放置位置是需要考虑的。

实际的电容由于存在寄生参数，可等效为串联在电容上的电阻和电感，将其称为等效串联电阻（ESR）和等效串联电感（ESL）。这样，实际的电容就是一个串联谐振电路，其谐振频率为：

实际的电容在低于 Fr 的频率呈现容性，而在高于 Fr 的频率上则呈现感性，所以电容更象是一个带阻滤波器。

10uF 的电解电容由于其 ESL 较大，Fr 小于 1MHz，对于 50Hz 这样的低频噪声有较好的滤波效果，对上百兆的高频开关噪声则没有什么作用。

电容的 ESR 和 ESL 是由电容的结构和所用的介质决定的，而不是电容量。通过使用更大容量的电容并不能提高抑制高频干扰的能力，同类型的电容，在低于 Fr 的频率下，大容量的比小容量的阻抗小，但如果频率高于 Fr，ESL 决定了两者的阻抗不会有什么区别。

电路板上使用过多的大容量电容对于滤除高频干扰并没有什么帮助，特别是使用高频开关电源供电时。另一个问题是，

资料整理
火龙果软件 荐

大容量电容过多，增加了上电及热插拔电路板时对电源的冲击，容易引起如电源电压下跌、电路板接插件打火、电路板内电压上升慢等问题。

5.6 静电干扰

抑制静电干扰可从两方面入手：避免静电的产生；切断静电放电途径。主要措施有：

- CMOS 器件在使用时应注意防静电。其一是输入引脚不能悬空，如果输

入引脚悬空，在输入引脚上很容易积累电荷。尽管 CMOS 器件的输入端都有保护电路，静电感应一般不会损坏器件，但很容易使输入引脚电位处于 0～1V 之间的过渡区域。这时，反相器的上、下两个场效应管均会导通，使电路功耗大大增加。其二是设法降低输入电阻，可以在输入引脚与电源或地之间接入一个负载电阻(1～10KΩ)，为静电电荷提供泄放通路。三是 CMOS 器件与长传输线连接时，通过 TTL 缓冲后再与长传输线相连。

- 控制环境湿度在 45%～65%。静电地产生与湿度有密切关系，环境越干

燥，越容易产生静电。

- 机房铺设防静电地板。
- 焊接工具应接地。
- 提高结构件地绝缘能力并良好接地

资料整理
火龙果软件 荐

5.7 上电复位

上电复位电路得主要功能是在电路板初始加电或拔插电路板时，产生复位信号以复位后级电路如处理器、其它电路。通常要求复位信号有足够的宽度以保证处理器或其它电路得到可靠复位（短暂的复位信号或干扰不会造成处理器复位，但会引起处理器内部某些寄存器错误复位）。

如下图所示的上电复位电路在电路设计中使用得较普遍，适当选择 R1、C1 的值，即可保证产生需要的复位信号（为保证得到足够宽度的复位信号，需要选择较大值的电容或电阻）。

该电路最大的优点是简单，但存在缺陷。特别是在一些直接使用交流电供电的设备中，或整流器的交直流切换时间长的设备中，当交流电电压发生瞬间跌落的时候（如交流电源线短路等），AC/DC 变换后的直流电将产生瞬间的跌落，如果此跌落时间在毫秒级，将使处理器的状态机发生改变；而复位电路中的电容还没有放电完毕（通常时间常数设计较大），不会产生复位信号。处理器状态机改变后便不能正常工作，此后，系统不能自动恢复。通常需要进行人工复位或插拔电路板才能使其重新工作。这种情况在系统关电并立即重新开电的情况下也会发生。

在电阻 R1 的两端并联二极管可改善这种情况，当电压下跌时，电容 C1 通过二极管放电，使电容的电压迅速下降产生复位信号，使处理器得到复位。

资料整理
火龙果软件 荐

注意，该电路中的集成电路要使用施密特触发器，否则达不到预期效果。更好的上电复位电路应使用专用上电复位集成电路，对电源电压进行精确监视（电压下跌幅度、下跌持续时间等），当电源电压恶化到一定程度的时候，产生复位信号。

5.8 时钟信号的驱动

理想的时钟信号是一串无限连续的脉冲，除电平要求外，其边沿应非常陡峭，有些系统还要求时钟具有 50%的占空比。

从 EMC 的角度来看，理想的时钟信号是一个辐射源，会产生很强的 EMC 干扰。在交换机系统中周期性的重复传输固定码（比如 54H 码）实际上也会产生 EMC 干扰并对相邻信号线产生严重干扰。

之所以对时钟信号进行单独讨论是因为在数字系统中，整个系统的工作都以时钟信号为参考，时钟信号的优劣直接关系到系统的工作质量。时钟信号从时钟源出发、经过驱动、线路传输，最后到达负载端的时候，很难保持其在时钟源时的模样。在负载端看到的时钟信号可能发生上升、下降沿的改变，也可能发生占空比的变化，还可能有到达不同负载的时间发生改变（相位变化）的问题等。

由于时钟信号的占空比要求，对时钟信号的驱动需要认真考虑。经过不同系列的器件传输时，占空比的变化是不同的。这主要是因为各个系列的器件的转换电平不同。比如，HC 系列器件的转换电平为其电源电压的 1/2，基本上在 VIH/2；F 系列等

资料整理
火龙果软件 荐

双极型器件的转换电平为 1.4V，并不在 VIH/2 处。但对于 3.3V 系列的双极型器件而言，1.4V 的转换电压基本位于 VIH/2 处。

如下图是对信号相关参数的定义：

其中：VT 表示信号的开关门限电平，从 4.8 节集成电路的表中可以得知，不同系列集成电路其开关门限电平各不相同。可以看出，如果输入信号的 tr、tf 足够小的话，开关门限电平对信号占空比的影响就相应小。

在需要多路时钟信号的系统中或需要对时钟进行多级传输的系统中采用专用的时钟驱动器件是比较好的选择。专用时钟驱动器件有较固定并且小的传输时延、各路输出间的相位差很小、输出信号具有较小的 tr 和 tf （≤2ns-49FCT3805），并且其输入仅为一个负载。而使用普通逻辑器件作为时钟驱动来使用存在传输时延变化大、各输出间相位差大等缺点。

为保证时钟到达不同负载的相位相同，仅采用专用时钟驱动器件还不够，还要考虑匹配、线长、负载等因素。可以采取以下一些措施来控制：

- 注意驱动器的传输延迟；
- 在时钟的传输路径上使用相同的驱动器；
- 平衡各路径的线路延迟；
- 使用相同的线路匹配方法；
- 平衡各路径的负载，有时可能需要在负载处增加电容来达到。

为减小时钟信号的 EMC，应在电路设计或 PCB 布板时采取

资料整理
火龙果软件 荐

以下措施：

- 设计独立的电源、地平面；
- 减小时钟线与电源或地的距离；
- 使用小封装器件；
- 减小时钟驱动器的 tr/tf;
- 使用差分传输方式；
- 使用低压传输如 LVDS/GTL;

5.9 控制信号的匹配方法

在数字电路设计中，可以将信号分为两类，一类是普通的信号，普通信号如数据、地址、TDM 线等，对信号质量的要求主要是高电平输入电压、低电平输入电压、噪声大小等；另一类是时钟、计算机的读、写等控制信号，对此类信号的质量要求除需要满足普通信号的要求外，我们更关心信号的上升/下降沿质量。

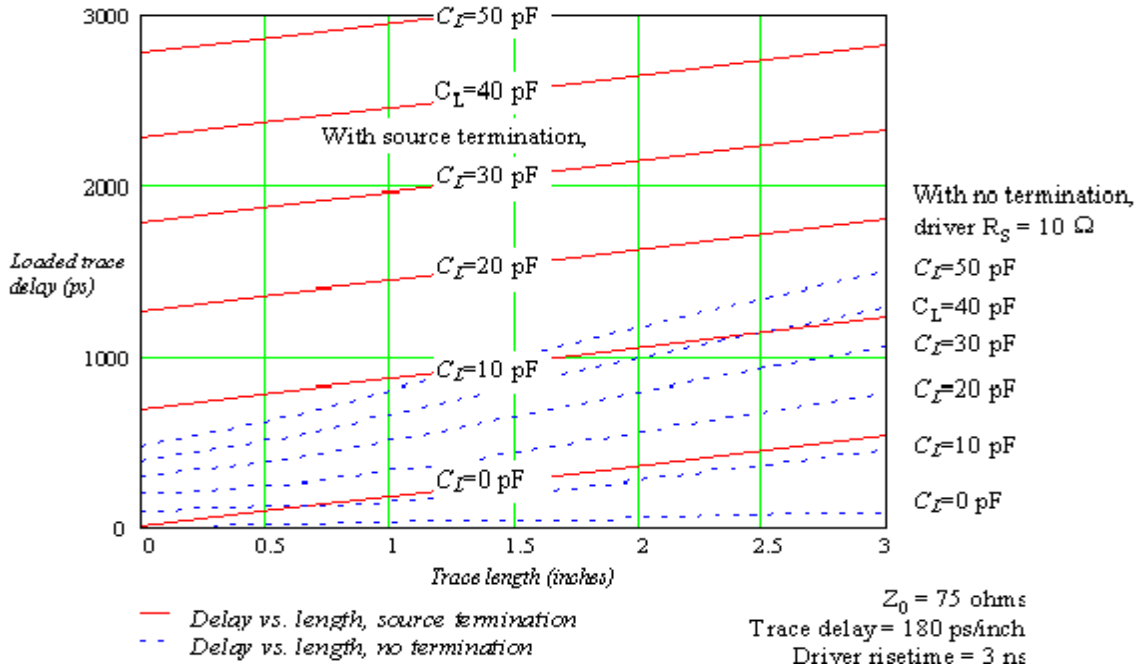
信号的传输方式主要有点到点的传输方式和点到多点的传输方式。匹配方式由源端串联匹配和终端并联匹配。

- 点到点传输方式：

下面是是一个关于终端匹配类型、负载电容、线长对线路延时影响的例子：

测试条件：信号的 tr 为 3.00 ns，传输线阻抗为 75Ω，传输线延迟为 180 ps/inch (FR-4 stripline at 25° C)。

资料整理
火龙果软件 荐



上图所示的是采用源端串联匹配方法和不匹配时的传输线延迟情况，源端串联匹配的传输线会增加信号的传输延迟（取决于串联电阻和负载电容），但不会在线路上形成振荡；没有匹配的信号线的传输延迟较小（取决于传输线的等效电感和负载电容），但会对信号产生全反射并形成振荡。

另外一个例子说明源端串联匹配和终端匹配及负载的关系：

图中，驱动器的输出阻抗为10Ω，传输线阻抗为50Ω，CLK1-7的负载输入电容为3pF，CLK8的负载输入电容为12pF。

CLK1-7 采用源端匹配，附加延迟大约为 Z0CIN＝50×3＝150ps；

CLK8 也采用源端匹配，附加延迟大约为 Z0CIN＝50×12＝600ps；

CLK8 采用终端匹配方式如图中的 ALT #C，其附加延迟大约为(1/2)Z0CIN＝25×12＝300ps；终端匹配方式减小了信号延

资料整理
火龙果软件 荐

迟，但会给信号带来反射，反射的幅度大约为(1/2)Z0CIN/Tr。

图中同时说明采用减小源端串联电阻的方法会带来过冲问题。

- 点到多点方式：

我们平时用的最多的控制类信号地分配形式是相同负载、不同线路长度的点到点方式和点到多点方式。

在相同负载、不同线路长度的点到点控制类信号分配方式中，经过匹配的线路，影响信号相位的主要因素是线路的长度。如果不考虑此影响的话，其设计同点到点的信号设计。

在相同负载、不同线路长度的点到多点控制类信号分配方式中，靠近驱动器的信号将受到反射信号的干扰。

控制类信号的阻抗匹配：

前面章节已经讲述了信号在什么情况下需要采取阻抗匹配措施，具体到如何进行匹配，采用什么方法进行匹配，需要考虑多方面的因素，下面具体描述阻抗匹配的方法及原理。

- 源端串联匹配：

源端串联匹配的理论出发点是在信号源端阻抗低于传输线特征阻抗的条件下，在信号源端和传输线之间串接一个电阻，使源端的输出阻抗与传输线的特征阻抗相匹配，从而抑制从负载反射回来的信号发生再次反射。

其特点是：

- 由于串联匹配电阻的作用，驱动信号传播时以其输出幅度的 50％向负载传播；

资料整理
火龙果软件 荐

- 信号在负载端的反射系数接近＋1，因此反射信号的幅度接近原始信号幅度的 50％；
- 反射信号与源端传播的信号叠加，使负载端接受的信号与原始信号的幅度近似相同；
- 负载端反射信号向源端传播，到达源端后被匹配电阻吸收；
- 反射信号到达源端后，源端驱动电流降为 0，直到下一次信号传输；

串联匹配成败的关键在于匹配电阻的选取。选取的原则是：串联电阻与驱动器的输出阻抗之和等于传输线的特征阻抗。

理想的驱动器的输出阻抗为零，实际的驱动器输出阻抗不仅不为零，而且受多种因素的影响而在一个较大的范围变化。这些因素包括：输出是高电平还是低电平、电源电压、不同批次生产的芯片间、不同厂家的芯片、不同的温度条件下等等。

集成电路输出阻抗计算方法：

下图是集成电路输出部分的等效模型，其中 VOH(nl) (nl = no load)是无负载时的高电平输出电压，VOL(nl) 是无负载时的低电平输出电压，这两个参数在集成电路的数据手册中没有提供，通常按如下估算，

对于 MOS 器件：

VOH(nl) = VCC

VOL(nl) = GND；

对于双极型器件：

资料整理 火龙果软件 荐

VOH(nl)= VCC － 1.2 V(TTL)/ VCC － 0.6 V(LS)

VOL(n1)＝0.3 V

数据手册给出 VOHMIN@IOH、MOLMAX@IOL，于是等效输出阻抗可按下式计算：

下表的数据根据以上公式计算得出：

单位：Ω

	DM74LS244	SN74HC244	SN74ABT244A	74LVC244	74LVT244
ROH	140	50～86.7	60	25	25
ROL	8.4	33～43	4	10	5.5

一种匹配方法是相对较弱的匹配,即只要匹配率不低于 3.25:1（如 200/65、65/20），这样，反射系数不大于 53%，经过 5 次反射后的反射信号幅度将只有原信号的 5%。此时用时钟信号来采样该信号是比较安全的。该方法对时钟类控制信号不适用。

另一种方法是精确的匹配，选用输出阻抗较小、阻抗变化范围小的驱动器。如输出阻抗在 1～10Ω 的驱动器，尽管阻值的变化相对较大（10 倍），但相对于 50Ω 的线路阻抗还是变化较小，选择 45Ω 的串联电阻，这时的输出阻抗在 46～55Ω 之间。反射系数在-4.17%～4.76%之间。是比较理想的匹配。但链状拓扑结构不适合使用源端串联匹配法，源端串联匹配法要求所有的负载必须接到传输线的末端，否则，接到传输线中间的负载得到输入信号是有台阶的信号，信号在此时处于连接不定状态，信号的噪声容限很低。

点到点的时钟分配方式适合采用源端匹配法（非差分时钟信

资料整理
火龙果软件 荐

号)。

- 并联终端匹配

并联终端匹配的理论出发点是在信号源端阻抗很小的情况下，通过增加并联电阻使负载端输入阻抗与传输线的特征阻抗匹配，达到消除负载端反射的目的。

其特点是:

- 驱动信号以满幅度沿传输线传播;
- 所有的反射都被匹配电阻吸收;
- 负载端接受到的信号幅度与源端发送的信号幅度近似相同;

实现并联终端匹配的形式有单电阻和双电阻两种。

单电阻并联匹配法由于要求并联电阻等于传输线特征阻抗，所以要求驱动器有很大的驱动能力。比如传输线的特征阻抗为50Ω，则并联电阻（假设对地连接）也为 50Ω，为保证接收器的输入高电平在 2V 以上（TTL)，要求驱动器的高电平电流输出能力达 40mA 以上。

双电阻的并联匹配要求的驱动器输出电流比单电阻小。这是因为两个电阻的并联值等于传输线的特征阻抗，每个电阻都比传输线的特征阻抗大。两个电阻的选择原则是:

- 其并联值等于传输线特征阻抗;
- 上拉电阻值不能太小，以免增加驱动器的低电平驱动电流;
- 下拉电阻不能太小，以免增加驱动器的高电平驱动电流;

资料整理
火龙果软件 荐

由于在终端并联匹配方式中的传输线上没有反射信号，所以适用于点到点及点到多点的时钟分配方式（非差分时钟信号）。缺点是直流功耗较大。

综上所述，对于非差分控制类信号的匹配，需要根据分配方案进行选择，各种方法各有其优缺点。

点到点分配方案：可采用源端串联匹配，也可采用终端并联匹配。区别主要是串联匹配的信号传输延迟大，并联匹配要求驱动器的驱动能力高；

点到多点分配方案：在链接形式时采用并联终端匹配的方法。在星型连接时可有条件的采用源端串联匹配（见附录文件 series termination.pdf）的方法；

差分信号一般采用终端匹配，见 5.5 节。

在 PCIV2.2 规范中，对信号线（非时钟、点到多点）采用的反射波转换法即是采用相对弱的驱动器为负载提供部分驱动，反射波提供其余部分驱动，用时钟采样原信号和反射信号的混合信号；而对时钟信号则进行单独处理。

6 PCB 设计

6.1 布线

阻抗受控信号线是信号在电路板上传输良好媒介，良好的匹配将确保信号的抗干扰性能。不适当的布线可能导致噪声的引入。

资料整理
火龙果软件 荐

- 避免传输线的阻抗不连续，阻抗不连续点就是传输线突变的点，可引入信号的反射，如直拐角、过孔等。所以应注意:
  - 避免走直拐角，尽量使用下图 c 和 d 的布线方式;
  - 尽可能少用过渡孔，因为每一个过孔都是一个阻抗不连续点;
  - 外层的信号避免通过内层，内层的信号也避免布到外层。因为内层信号线属于带状线，而外层信号属于微波线，两种不同类型的传输线的阻抗不同，存在阻抗反射。
  - 避免布出下图 a）的线，如果分支的线长度很短，只需要在传输线的终端匹配即可。如果分支线长度较长，分支线就成为一条条的传输线，并产生反射，此时可采用 b）的布线方式，并在两条线的终端匹配。
  - 数字电源、模拟电源尽可能分别走线;
  - 数字地、模拟地分别走线，在电流板的入口处和一;
  - 尽可能增大线间距，相邻导线间距必须能满足电气安全要求，而且为了便于操作和生产，间距也应尽量宽些。最小间距至少要能适合承受的电压。这个电压一般包括工作电压、附加波动电压以及其它原因引起的峰值电压;
  - 导线宽度在大电流情况下要考虑其温升，单面板实验表明，当铜箔厚度为 50μm、导线宽度 1～1.5mm、通过电流 2A 时，温升很小，因此，一般选用 1～1.5mm 宽度导线就可满足设计要求而不致引起温升;
  - 接地和电源的图形尽可能要与数据的流动方向平行，这

资料整理
火龙果软件 荐

可有效抑制噪声；多层印制线路板可采取其中若干层作屏蔽层，电源层、地线层均可视为屏蔽层，一般地线层和电源层设计在多层印制线路板的内层，信号线设计在内层和外层。

6.2 去耦电容

从原理分析可知，高频滤波电容的作用是一，滤除沿电源传导过来的高频干扰；二，及时补充器件高速工作时所需的尖峰电流。而电源电流的流动是有方向性的，所以，正确的滤波电容放置位置是在电源入的方向和器件电源端子之间，放置不当（如按电源线入、器件、去耦电容的顺序放置，去耦电容离器件电源端子较远等）将起不到很好的滤波效果。

下图是使用插装电容和表贴电容的布放示意，电源应先接到去耦电容再接到器件的电源端子。

7 系统可靠性测试

7.1 环境适应性测试

- 高温测试（高温运行、高温贮存）；
- 低温测试（低温运行、低温贮存）；
- 高低温交变测试（温度循环测试、热冲击测试）；
- 高温高湿测试（湿热贮存、湿热循环）；
- 机械振动测试（随机振动测试、扫频振动测试）；
- 汽车运输测试（模拟运输测试、碰撞测试）；
- 机械冲击测试；

资料整理
火龙果软件 荐

- 开关电测试;
- 电源拉偏测试;
- 冷启动测试;
- 盐雾测试;
- 淋雨测试;
- 尘砂测试;

7.2 EMC 测试

- 传导发射;
- 辐射发射;
- 静电抗扰性测试;
- 电快速脉冲串抗扰性测试;
- 浪涌抗扰性测试;
- 射频辐射抗扰性;
- 传导抗扰性:
- 电源跌落抗扰性;
- 工频磁场抗扰性;
- 电力线接触;
- 电力线感应;

7.3 其它测试

- 外观测试;
  附着力测试;
  耐磨性测试;
  耐醇性测试;
  硬度测试;
  耐手汗测试;
  耐化妆品测试;
- 寿命测试;
  某一器件中活动部件的活动次数;
  某一配件（如电视的摇控器）的使用寿命;

资料整理
火龙果软件 荐

两个器件拨插联结的拨插次数；

- 软件测试；

基本性能测试；
兼容性；
边界测试；
竞争测试；
压迫测试；
异常条件测试；

8 参考资料

- 单片机应用系统抗干扰设计——
- MCS-51 单片机系统应用设计——何立民
- PCI 系统结构——Tom Shanley Don Anderson
- 高速电路板设计技术——
- 可靠性基础——
- High speed digital design———http://signalinterity.com
- 阻抗匹配的研究——2003－9－23 上海泰齐科技网

9 附录

SLCAV320MTBF.pdf

series termination.pdf