

PCI 总线协议的 FPGA 实现及驱动设计

杭州浙江大学信息与电子工程学系(310027) 曹明 陈文正

摘要: 采用 FPGA 技术,在 ALTERA 公司的 FLEX6000 系列芯片上实现了从设备模式 PCI 总线的简化协议,并给出了 Windows9x 系统下的虚拟设备驱动程序,提供了与应用程序的接口。实现结果表明:该设计结构灵活,功能可靠,有利于与其它模块实现单片集成应用。本系统已应用在数据采集和处理、图像处理等方面。

关键词: PCI 总线协议 现场可编程门阵列 虚拟设备驱动 TP2 B

目前,许多公司都提出了新型的计算机高速总线,如 Arapahoe 总线标准和 HyperTransport 技术,但各协议互不兼容,没有形成统一标准。作为传统的通用局部总线,PCI 总线仍然占据着主流个人电脑市场,具有顽强的生命力。

现在市面上存在着各种 PCI 接口芯片,如 AMCC 公司的 S5933,PLX 的 9080 系列等。专用芯片可以实现完整的 PCI 主设备与从设备模式的接口功能,将复杂的 PCI 总线接口转化为相对简单的用户接口,但系统结构受接口芯片的限制,不能灵活地设计目标系统,且成本较高。本文使用符合 PCI 电气特性的 FPGA 芯片进行简化的 PCI 接口逻辑设计,实现了 33MHz、32 位数据宽度的 PCI 从设备模块的接口功能,节约了系统的逻辑资源,且可以将其它用户逻辑集成在同一块芯片上,降低了成本,增加了设计的灵活性。另外,还给出了 Windows9x 系统下的设备驱动程序,可以与应用程序接口,形成一个完整的系统。目前,本系统已经被印染企业应用在数据采集和处理等方面。

1 系统构成与功能描述

系统的总体框图如图 1 所示。

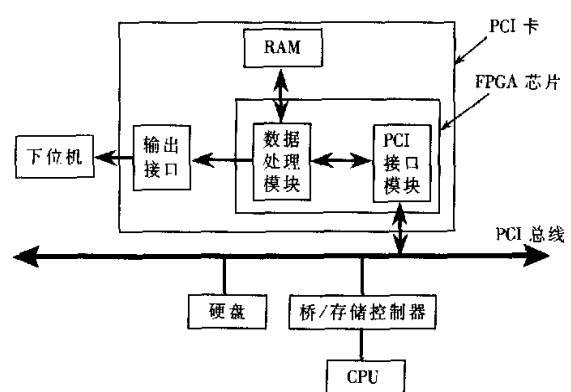


图 1 系统结构框图

由图 1 可见,系统的硬件平台为一块 PCI 卡。此卡的结构十分简洁,主要由 FPGA 芯片、RAM 芯片和输出接口三部分组成。其中,FPGA 芯片集成了 PCI 接口模块和数据处理模块。PCI 接口模块实现了 33MHz 工作时钟、32 位总线宽度的接口功能,支持 I/O 空间、内存空间及配置空间的读写和 PCI 中断功能。由于简化的 PCI 接口占用的逻辑资源较少,可以在同一块芯片中集成其他用户逻辑。作为一个应用实例,本文加入了一个数据处理模块,对 PCI 接口传送来的数据进行处理,通过片外的输出接口输出到下位机。RAM 芯片为数据处理提供缓存功能。

2 从设备模式下的简化 PCI 协议的实现

为了实现 PCI 接口的基本功能,必须完成以下几个模块:

- (1)PCI 配置空间设置。PCI 协议支持三种地址空间: I/O 空间、内存空间和配置空间。配置空间提供了支持 PCI 设备自动配置的机制,是必需的。
- (2)PCI 从设备状态机。PCI 总线状态机是具有 PCI 总线的计算机系统的状态流,是由一个已知状态到另一个状态的条件、时序的描述。这是 PCI 接口设计中最基本也是最重要的部分。
- (3)地址译码和命令译码。地址译码用来确定 PCI 设备是否应当响应当前总线的操作;命令译码则用来指示 PCI 设备根据不同的总线命令作出相应的动作。

本文采用 ALTERA 公司的 Max+PlusII 软件平台,硬件描述语言使用 ALTERA HDL 语言,也可以方便地转换成 VHDL 或 VerilogHDL 语言。在此之前,先引入 PCI 总线信号的定义。

2.1 总线信号定义

根据 PCI 总线协议 2.2 版,从设备模式下 PCI 接口至少包含 47 根引脚。图 2 给出了按功能划分的引脚分布,左边是必需引脚,右边是可选引脚。为简化起见,本文采用了如下引脚,其他引脚均不使能或置为高阻态。

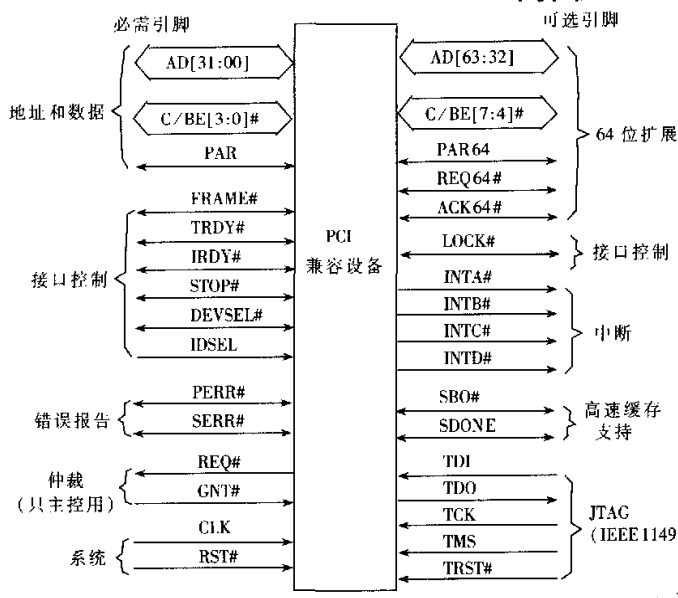


图2 PCI引脚图

(1)由系统提供的33MHz的同步时钟信号CLK和复位信号RST#(#表示低电平有效);

(2)关于数据传输的核心信号:32位地址/数据复用线AD[31:0]、总线命令/字节使能复用线C/BE[3:0]#和偶校验信号PAR;

(3)接口控制信号FRAME#、TRDY#、IRDY#、STOP#、DEVSEL#和IDSEL。其中,FRAME#为数据传输起止信号,TRDY#为主设备准备好信号,IRDY#为从设备准备好信号,STOP#为从设备停止请求信号,DEVSEL#为设备选择信号,IDSEL为配置空间读写时的片选信号;

(4)中断引脚INTA#。

为简化PCI协议,本文只实现了最重要的总线命令,表1给出了所支持的总线命令对应的C/BE[3:0]#编码值。

表1 支持的总线命令

C/BE[3:0]#	命令类型说明
0010	I/O读
0011	I/O写
0110	存储器读
0111	存储器写
1010	配置空间读
1011	配置空间写

2.2 配置空间设置

配置空间大小为256字节,前64字节必需,记录了PCI设备的基本信息,比较重要的有:

(1)VendorID、DeviceID和Class Code域:分别表示设备的生产厂商、设备编号和类型;

(2)Command和Status域:分别给出了对PCI设备的

控制命令和当前状态;

(3)Base Address Register域:指示此PCI设备按I/O方式还是内存方式进行读写以及需要的地址空间大小;

(4)Interrupt Line和Interrupt Pin域:分别指明了设备使用的中断号和中断引脚。

在对配置空间的访问中,用AD[7:2]寻址一个双字DWORD。在本设计中,配置空间设置如表2所示,各值的具体含义请参阅文献[1]。

2.3 简化的从设备状态机

在PCI协议中,标准的从设备状态机包含五种状态,而且各状态的跳转条件比较复杂。本文在不违反PCI协议的前提下,简化了从设备的状态机,如图3所示。

图3中,状态转移条件信号a、b、c定义如下:a代表配置空间访问条件,b代表I/O空间或内存空间访问条件,c代表总线传输开始条件。这三个条件的实现由后面的命令译码模块给出。

表2 配置空间设置(均为十六进制)

字段	值或含义	字段	值或含义
VendorID	1172	Class Code	040000,即视频卡
DeviceID	8901	Base Address Register	映射到I/O空间
Command	0082	Interrupt Line	中断号A
Status	0400	Interrupt Pin	使用INTA中断引脚

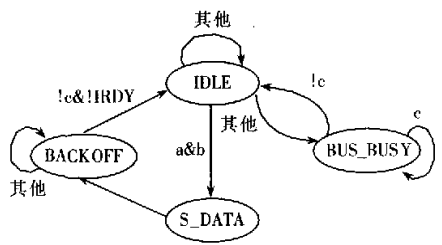


图3 简化的PCI从设备状态机

IDLE是系统的缺省状态,表示总线当前空闲。通常,设备处在IDLE状态时,要检测来自PCI总线和后级设备的信号,以便设备作出合适的响应。设备处于S_DATA状态时完成第一次数据传输,直接无条件跳到BACKOFF状态。设备在BACKOFF状态时进行多个数据传输,直至主设备断开访问。需要注意的是:任何对I/O空间、配置空间以及内存空间的突发传输的地址超过了设备映射地址的范围时,从设备要在此状态建立STOP信号,断开访问。当帧信号无效或主设备终止传输时,设备回到初始的IDLE状态。BUS_BUSY状态时总线忙,表示总线正在被其它设备使用。有两条转移路径,若总线仍

然被占用,则停留在 BUS_BUSY 状态,否则返回空闲状态 IDLE。

2.4 地址译码和命令译码模块

地址译码模块主要检测 PCI 地址与本 PCI 卡的基地地址是否匹配,可以通过 AD[31:00]信号线上的值与设置的基地地址作比较判断。如果 PCI 地址落在设置的基地地址范围内,则 PCI 卡响应当前的总线操作。

命令译码模块指示 PCI 卡响应不同的总线命令,通过检测 C/BF[3:0]# 信号线上的值,与表 1 列出的总线命令作比较,完成命令译码。

3 Windows9x 系统下驱动程序的设计

对 PCI 设备而言,驱动程序提供了获取 PCI 卡的配置空间信息、勾挂 PCI 中断、总线数据传输等功能。本文介绍使用 Numega 公司的 VtoolsD 软件进行驱动设计的方法。

3.1 寻找 PCI 卡并读取配置空间信息

配置空间包含了系统初始化 PCI 设备所必需的信息,首先需要遍历整个硬件树结构来寻找指定的 PCI 设备。对于每一个设备,比较其厂商号 (Vendor ID) 和设备编号 (Device ID), 如果与设计的 PCI 卡的信息匹配,则读取它的配置空间信息。

3.2 I/O 方式下的读写操作

I/O 方式下的读写比较简单。在得到 PCI 设备基地地址信息后,通过 C++ 语言中的端口读写函数 inpd 和 outpd 即可完成。举例如下:

```
Temp=inpd(gBaseAddresses); //Temp 中得到读出的数据  
_outpd(gBaseAddresses,Data); //向基地地址写入数据
```

其中, gBaseAddresses 为基地地址值, Data 为写操作时的数据。

3.3 内存方式下的读写

对于内存方式下的读写,一个重要问题就是地址的映射。因为硬件设备读写的是物理内存,但应用程序读写的是虚拟地址,所以存在着将物理内存地址映射到用户程序线性地址的问题。

映射功能通过调用 VtoolsD 软件的标准库函数完成。根据给定的物理地址和所要求的空间大小,在系统内存中分配相应空间。首先,用 PageReserve 函数分配当前保留页的线性地址空间,再利用 PageCommitPhys 函数的服务对开始的线性地址空间分配相应的物理地址空间。程序如下:

```
ULONG nPages=_NPAGES_(PhysAddress,SizeInBytes);  
Linear=PageReserve(PR_SYSTEM,nPages,PR_FIXED);  
PageCommitPhys(PAGENUM(Linear),nPages,PAGENUM  
(PhysAddress),PC_INCR | PC_WRITEABLE | PC_USER );  
LinPageLock (PAGENUM(L.linear),nPages,0);
```

其中, PhysAddress 为给定的物理地址, SizeInBytes 为需要的空间大小。

建立了物理 RAM 到系统内存的映射后,就可以利用 C++ 语言中的文件操作基类 CFile 类完成数据的读

写。首先使用 CFile 类的成员函数 Open 打开文件,为保证数据读写的准确无误,必须使用二进制方式打开;接下来使用 Read 和 Write 成员函数进行文件读写;完毕后用 Close 成员函数关闭文件。

3.4 中断的勾挂和处理

首先在 ON_DEVICE_INIT 函数中完成中断的初始化。即通过前面读取的 PCI 设备的中断号,使用 VPICD_Virtualize_IRQ 函数进行中断勾挂,并调用 VPICD_Physically_Unmask 函数开中断。

```
RTCIRQHandle=VPICD_Virtualize_IRQ(&IRQdesc);  
VPICD_Physically_Unmask(RTCIRQHandle);
```

然后在 RTCInt_Handler 函数中进行中断处理,可以进行各种操作,例如向应用程序发送自定义的消息来通知中断的发生。

3.5 与应用程序的通信

一般地,应用程序通过 CreateFile 函数调用 VxD 驱动程序,得到一个 VxD 的文件句柄。使用如下的语句可以打开一个名为 mydriver.VXD 的文件,得到的句柄保存在 hVxD 中。

```
hVxD=CreateFile("\\\\.\mydriver.VXD",0,0,CREATE_NEW,  
FILE_FLAG_DELETE_ON_CLOSE,0);
```

通过句柄 hVxD 和 DeviceIoControl 函数就可以与驱动程序进行数据传输。

本文采用 ALTERA 公司的 FLEX6000 系列芯片,型号为 EPF6016TC144-3,实现了简化的从设备模式 PCI 协议,并在 Windows9x 系统下实现驱动程序的设计。整个系统工作良好。资源占用情况如下:可用 I/O 引脚 113 根,占用 51 根,占用率 45%;可用逻辑单元数 1320 个,占用 151 个,占用率 11%。

简化的 PCI 协议的实现占用较少的逻辑资源,可以灵活方便地进行功能添加和改进,同时可以在同一块芯片中集成其他用户模块,实现不同功能,以降低成本。目前,本系统已经应用在数据采集和处理、图像处理等方面。

参考文献

- 1 PCI Local BUS specification production. Version Revision 2.2. 1998
- 2 彭礼孝.虚拟设备驱动程序开发起步与进阶.北京:人民邮电出版社,2000
- 3 赵雅兴.FPGA 原理、设计与应用.天津:天津大学出版社,1998 (收稿日期:2003-02-31)

更正

由于出片错误,《电子技术应用》2003 年第 5 期中彩一华富惠通公司的广告中“control_{o2}”应为“control_{Logic}”。由此给华富惠通公司及广大读者带来的不便深表歉意。

特此更正

《电子技术应用》广告部

2003 年 6 月

PCI总线协议的FPGA实现及驱动设计



作者: 曹明, 陈文正
作者单位: 杭州浙江大学信息与电子工程学系, 310027
刊名: 电子技术应用 **ISTIC PKU**
英文刊名: APPLICATION OF ELECTRONIC TECHNIQUE
年, 卷(期): 2003, 29(7)
被引用次数: 11次

参考文献(3条)

1. 赵雅兴 FPGA原理、设计与应用 1998
2. 彭礼孝 虚拟设备驱动程序开发起步与进阶 2000
3. PCI Local BUS specification production.Version Revision2.2 1998

引证文献(11条)

1. 张炜, 沈德刚 基于FPGA的PCI总线接口设计与实现[期刊论文]-计算机与数字工程 2009(5)
2. 蒋豪, 肖铁军 基于FPGA的PCI总线目标接口IP核的设计[期刊论文]-计算机工程与设计 2008(11)
3. 朱爱红, 王国卫, 韩建立, 梁发表, 刘迪 基于FPGA的PCI接口方法研究[期刊论文]-电子测量与仪器学报 2008(z1)
4. 程鹏, 刘维亚, 郑喜凤 基于FPGA的PCI总线接口设计[期刊论文]-电子器件 2007(2)
5. 李廷军 利用FPGA实现PCI接口技术研究[期刊论文]-机械与电子 2006(11)
6. 毛文娟, 王建立, 张孝三 基于Q-Coder算术编码器的IP核设计[期刊论文]-计算机工程 2006(21)
7. 张洋 基于PCI总线控制卡的研究与实现[学位论文]硕士: 2006
8. 尹晓杰 基于FPGA的多处理器系统中央资源控制器的设计与实现[学位论文]硕士: 2005
9. 王申 基于PCI总线的视频传输系统的研究[学位论文]硕士: 2005
10. 郝志成 图像采集系统及其小波域快速PCT去噪算法[学位论文]硕士: 2004
11. 刘仁峰 基于PCI总线的嵌入式设备驱动程序设计与研究[学位论文]硕士: 2004

本文链接: http://d.g.wanfangdata.com.cn/Periodical_dzjsyy200307004.aspx