

# 课程大纲

## 嵌入式存储器设计

## 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

 嵌入式网络接口

 标准协议接口

 调试协议接口

 其它接口

# 存储器的几个相关性能指数

## □ 容量

- 存储器容量用 $S=W \times I \times m$ 表示， $W$ 为存储器字长， $I$ 为存储器字数， $m$ 则为存储器体数

## □ 速度

- 访问时间(**access time**) $T_a$ : 从存储器接到读请求到所读的字传送到数据总线上的时间间隔
- 存储周期 $T_m$ : 连续两次访问存储器之间所必需的最小时间间隔。一般 $T_m > T_a$
- 存储带宽 $B_m$ : 存储器被连续访问时所提供的数据传输速率，单位是位(或字节)/秒

## □ 价格

- 存储器的价格通常用单位字节价格来表示，若总容量为 $S$ 的存储器的总价格为 $C$ ，则单位字节价格 $c=C/S$

# 存储器设计目标

- 高速度
- 大容量
- 低价格

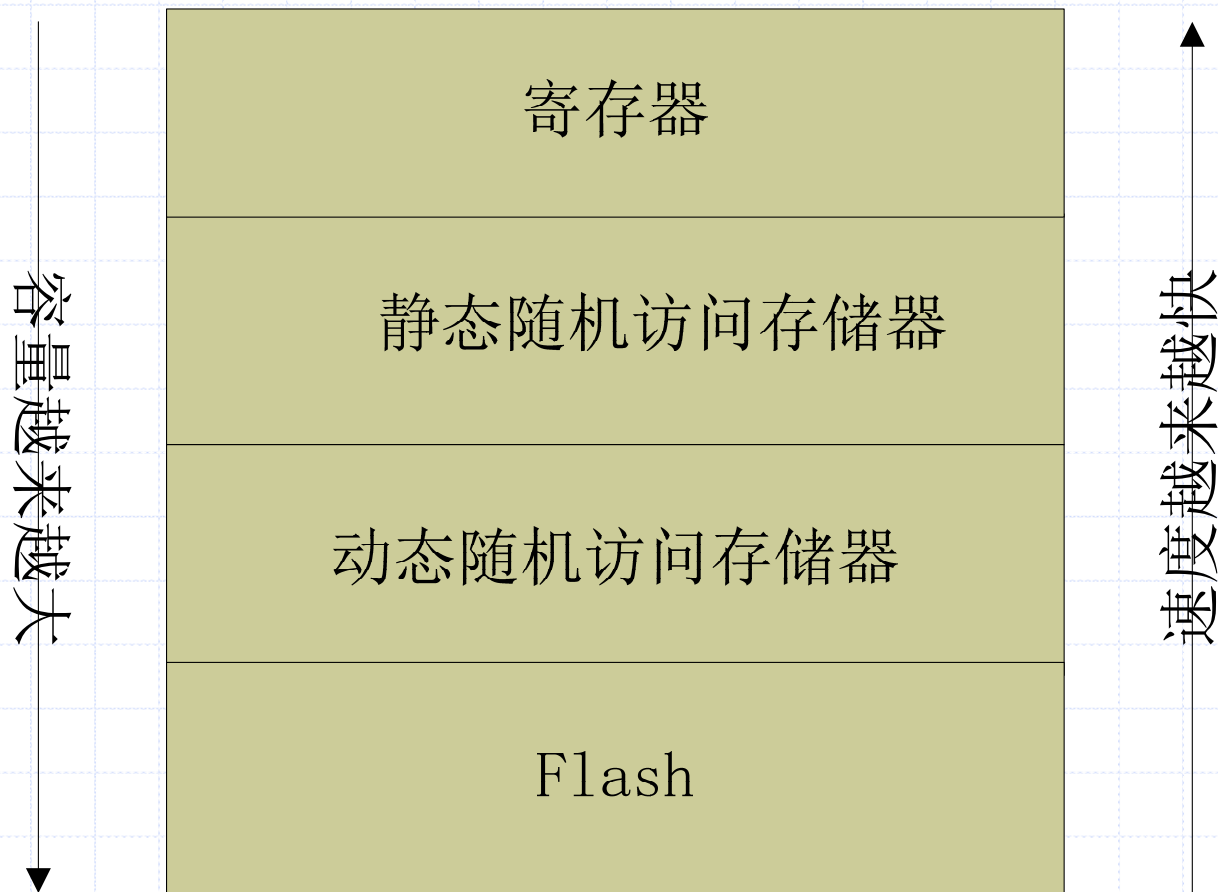
# 设计目标实现依据

- 存储器的工艺实现技术有了突飞猛进的发展，高速、大容量、低价的存储器件以惊人的速度生产出来
- 所有程序都具有这样的行为特性
  - 空间和时间局部性
- 90/10原理
  - 一个程序的90%时间是消耗在10%的代码上
- 根据以上局部性原则（**The Principle of Locality**），就可以利用各种不同的价格、速度、容量的存储器的组合设计出一个多层次（**multiple level**）存储系统

# 存储器层次结构

- 在嵌入式系统中所用到的存储器主要有：触发器（**Flip-Flops and Latches**）、寄存器（**Register Files**）、静态随机访问存储器（**SRAM**）、动态随机访问存储器（**DRAM**）、闪速存储器（**FLASH**）、磁盘（**Magnetic Disk**）等
- 这些存储器的速度，为触发器最快，寄存器次之，**SRAM**再次，**DRAM**较慢，然后是**FLASH**，磁盘最慢
- 价格正好反之，磁盘的每兆字节价格最便宜，触发器最贵

# 存储器层次结构图



# 存储器层次结构的特性

## 第一，数据的包含性

- 即上层的数据，在下一层中都能找到。

## 第二，地址映射

- 下层存储器将自己的地址映射到高层的存储器。

# 存储器层次结构几个基本概念

- **块 (Block)** : 相邻两级间的信息交换单位
- **命中 (Hit)** : 相邻两层存储层次中, 访问地址可以直接在高层存储器中访问到
- **命中时间 (hit time)** : 访问高层存储器所需的时间, 其中包括本次访问是命中还是失效的判定时间
- **命中率 (Hit Rate)** : 相邻两层存储层次中, 访问地址可以直接在高层存储器中访问到的概率
- **失效率 (Miss Rate)** : 等于  $1 - \text{命中率}$
- **失效损失 (miss penalty)** : 用低层存储器中相应的块替换高层存储器中的块, 并将该块传送到请求访问的设备 (通常是CPU) 的时间



# 存储器层次结构的性能

□ 评价存储器层次结构的性能参数是平均存储访问时间 (average memory-access time)

平均存储访问时间 = 命中时间 + 失效率 × 失效损失

□ 当块大小过小时，失效率很高

□ 当高层存储器容量保持不变时，失效率有一最低限值，此时块大小的变化对失效率没有影响

□ 当块大小超过某定值后，（这一定值又称为污染点），失效率呈现随块大小增加而上升的趋势

# CACHE的地址映射方式

## □ 全相联Cache

在全相联Cache中，存储的块与块之间，以及存储顺序或保存的存储器地址之间没有直接的关系

## □ 直接映像Cache

直接映像Cache不同于全相联Cache，地址仅需比较一次。在直接映像Cache中，由于每个主存储器的块在Cache中仅存在一个位置，因而把地址的比较次数减少为一次

## □ 组相联Cache

组相联Cache是介于全相联Cache和直接映像Cache之间的一种结构。这种类型的Cache使用了几组直接映像的块，对于某一个给定的索引号，可以允许有几个块位置，因而可以增加命中率和系统效率

# Cache与DRAM存取的一致性控制

## □ CACHE读取

贯穿读出式(Look Through)

旁路读出式(Look Aside)

## □ CACHE写

写通式(Write Through)

回写式(Copy Back)

# 主存简介

- 主存是非常重要的存储和记忆部件，用以存放数据和程序
- 主存大都采用**DRAM**芯片实现
- 一般说来，容量越大速度越快的存储器就能给系统带来越高的性能
- 与微机相比，嵌入式系统的主存一般比较小
- 同时在有些嵌入式系统中也有用**Flash**存储器作为主存使用的情况

# DRAM与SRAM主要差别

- 对**DRAM**芯片来说，在读出数据之后还需重新写回数据，因而它的访问延迟和存储周期不同。**SRAM**的访问时间与存储周期则没有差别
- 为防止信息丢失，**DRAM**需要定期刷新每个存储单元，**SRAM**却不需要
- **DRAM**设计强调容量，而对**SRAM**设计来说，容量和速度同样重要
- 就可以比较的存储器设计技术而言，**DRAM**的容量大概为**SRAM**的**16**倍，而**SRAM**的存储周期比**DRAM**的约快**8~16**倍

# 片上分块存储器/便笺式存储器

## □ SPM

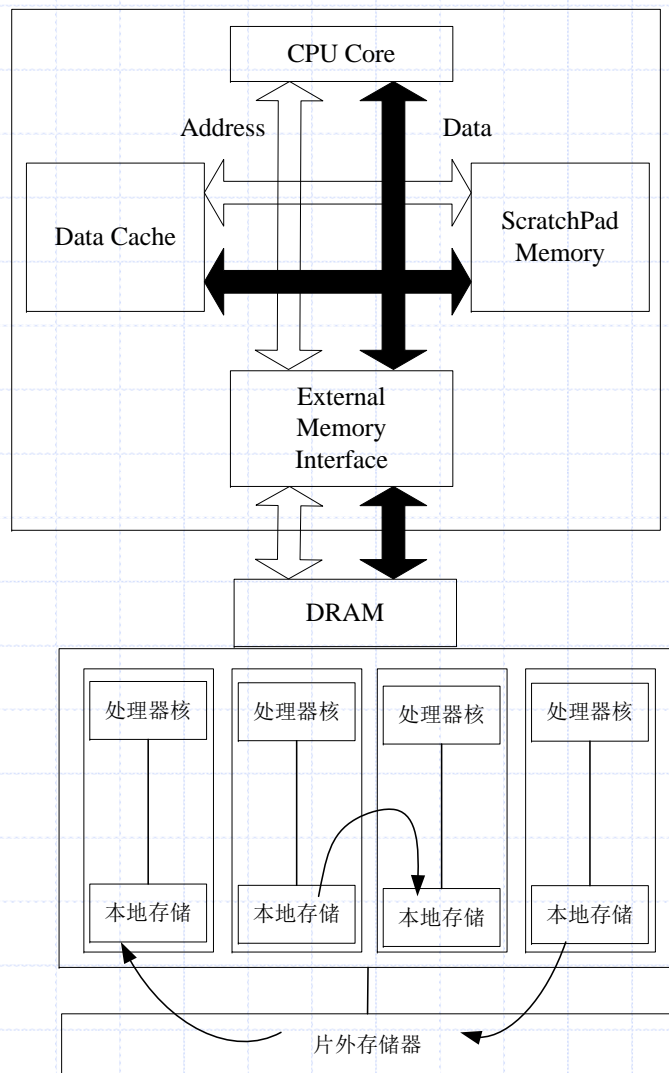
### □ ScratchPad Memory

□ 集成到芯片上的非cache用途的SRAM存储器

□ 通常与cache并存于片上

□ 可将SPM的地址空间映射到内存空间

□ 集成在XScale PXA 272、PXA 320, Motorola Dragonball、68HC12、MCore等处理器上



# 地址转换和存储保护

- 用户编程时使用的地址称为逻辑地址（相对地址）
- 把程序在内存种的实际地址称为物理地址（绝对地址）
- 为了保证程序的正确运行必须把程序 and 数据的逻辑地址转换为物理地址，这一工作称为地址转换或重定位
- 静态重定位
  - 在作业装入时由作业装入程序实现地址转换
- 动态重定位
  - 在程序执行时实现地址转换



# 虚拟存储器

- ❑ 虚拟存储器（**Virtual Memory**）技术是一种通过硬件和软件的综合来扩大用户可用存储空间的技术
- ❑ 虚拟存储器主要是为了满足应用程序对高速大容量主存的需求
- ❑ 虚拟存储器实现的重定位是由一个地址映象表机构完成
- ❑ 虚拟存储器还提供存储共享和保护机制
- ❑ 嵌入式系统的**VR**通常由**MMU**硬件实现



# 闪存存储器(FLASH)

- ❑ 相对传统的**EEPROM**芯片，这种芯片可以用电气的方法快速地擦写
- ❑ 由于快擦写存储器不需要存储电容器，故其集成度更高，制造成本低于**DRAM**
- ❑ 它使用方便，既具有**SRAM**读写的灵活性和较快的访问速度，又具有**ROM**在断电后可不丢失信息的特点，所以快擦写存储器技术发展最迅速

# NOR技术

## □ NOR技术闪速存储器

- 最早出现的Flash Memory
- 源于传统的EPROM器件
- 可靠性高、随机读取速度快
- 在擦除和编程操作较少而直接执行代码的场合，尤其是纯代码存储的应用中广泛使用，如PC的BIOS固件、移动电话、硬盘驱动器的控制存储器等。

- 由于NOR技术Flash Memory的擦除和编程速度较慢，而块尺寸又较大，因此擦除和编程操作所花费的时间很长，在纯数据存储和文件存储的应用中，NOR技术显得力不从心。

# NAND技术

## □ NAND技术Flash Memory具有以下特点：

- 以页为单位进行读和编程操作，具有快编程和快擦除的功能，其块擦除时间是**2ms**；而NOR技术的块擦除时间达到几百ms。
- 数据、地址采用同一总线，实现串行读取。随机读取速度慢且不能按字节随机编程。
- 芯片尺寸小，引脚少，是位成本(**bit cost**)最低的固态存储器，将很快突破每兆字节**1美元**的价格限制。
- 芯片包含有失效块，其数目最大可达到**3~35**块。失效块不会影响有效块的性能。

## □ Samsung公司在1999年底开发出世界上第一颗**1Gb NAND**技术闪速存储器。

## □ 基于NAND的存储器可以取代硬盘或其他块设备。

# AND技术

- **AND技术是Hitachi公司的专利技术**
- **AND技术与NAND一样采用“大多数完好的存储器”概念**
- **Hitachi和Mitsubishi公司采用0.18  $\mu\text{m}$ 的制造工艺，并结合MLC技术，生产出芯片尺寸更小、存储容量更大、功耗更低的512Mb-AND Flash Memory，再利用双密度封装技术DDP，将2片512Mb芯片叠加在1片TSOP48的封装内，形成一片1Gb芯片**
- **HN29V51211T具有突出的低功耗特性，读电流为2mA，待机电流仅为1  $\mu\text{A}$**
- **由于其内部存在与块大小一致的内部RAM缓冲区，使得AND技术不像其他采用MLC的闪速存储器技术那样写入性能严重下降**

## 由EEPROM派生的闪速存储器

- **EEPROM**具有很高的灵活性，可以单字节读写，但存储密度小，单位成本高。
- 部分制造商生产出另一类以**EEPROM**做闪速存储阵列的**Flash Memory**，如**ATMEL**、**SST**的小扇区结构闪速存储器（**Small Sector Flash Memory**）和**ATMEL**的海量存储器（**Data-Flash Memory**）。
- 这类器件具有**EEPROM**与**NOR**技术**Flash Memory**二者折衷的性能特点：
  - 读写的灵活性逊于**EEPROM**，不能直接改写数据
  - 与**EEPROM**比较，具有明显的成本优势
  - 存储密度比**EEPROM**大，但比**NOR**技术**Flash Memory**小

# SSD

- 采用**FLASH**内存的固态硬盘
  - 将多个低速闪存颗粒**RAID**成一个具备超高速数据吞吐量的存储设备
- 速度:
  - 一个每分钟**15000**转的硬盘转一圈需要**200**毫秒的时间
  - **SSD**低于一毫秒内对任意位置的存储单元完成**I/O**操作
- 耗电量:不到现有硬盘的**5%**
- 容量:**256G**
- 价格: **32GB/999元 64GB/1999元 128GB/3499元**
- 外形:将**SSD**设计成与**HDD**相同的外形, 以满足对兼容性的要求
- **SSD**控制器缺陷导致存储潜伏期过长
  - **2009.2.23 Intel**固态硬盘事件
  - **PCPerspective**网站, 对**Intel X25-M**硬盘的严苛测试: 当固态硬盘被用于频繁的临时文件存取时, 会产生大量额外的文件碎片。这些碎片会对**SSD**硬盘的读写性能造成较大影响。使得存取效能大幅下降
  - **Intel**回应固态硬盘碎片问题称测试方法极端



# 嵌入式I/O接口特点

- ❑ 微处理器是嵌入式计算平台的中枢,而接口是嵌入式的窗口和通道,没有它就无法工作.
- ❑ 嵌入式接口的特点是:接口和设备电路紧密设计式
- ❑ 大多为嵌入设计的处理器本身带有基本接口
  - ❑ 串、并、中断、AD/DA等
- ❑ 嵌入式接口主要包含:
  - ❑ Cpu接口总线、存储接口总线、基本嵌入式接口、网络接口、标准接口

# 课程大纲



嵌入式存储器设计



嵌入式I/O 常用接口设计



Cpu接口总线



存储接口总线



基本嵌入式接口



嵌入式网络接口



标准协议接口



调试协议接口



其它接口



# 总线

## □ 总线的带宽

- 总线的带宽指的是一定时间内总线上可传送的数据量，即我们常说的每秒钟传送多少**MB** 的最大稳态数据传输率。与总线带宽密切相关的两个概念是总线的位宽和总线的工作时钟频率。

## □ 总线的位宽

- 总线的位宽指的是总线能同时传送的数据位数，即我们常说的**32** 位、**64** 位等总线宽度的概念。总线的位宽越宽则总线每秒数据传输率越大，也即总线带宽越宽。

## □ 总线的工作时钟频率

- 总线的工作时钟频率以**MHz** 为单位，工作频率越高则总线工作速度越快，也即总线带宽越宽。

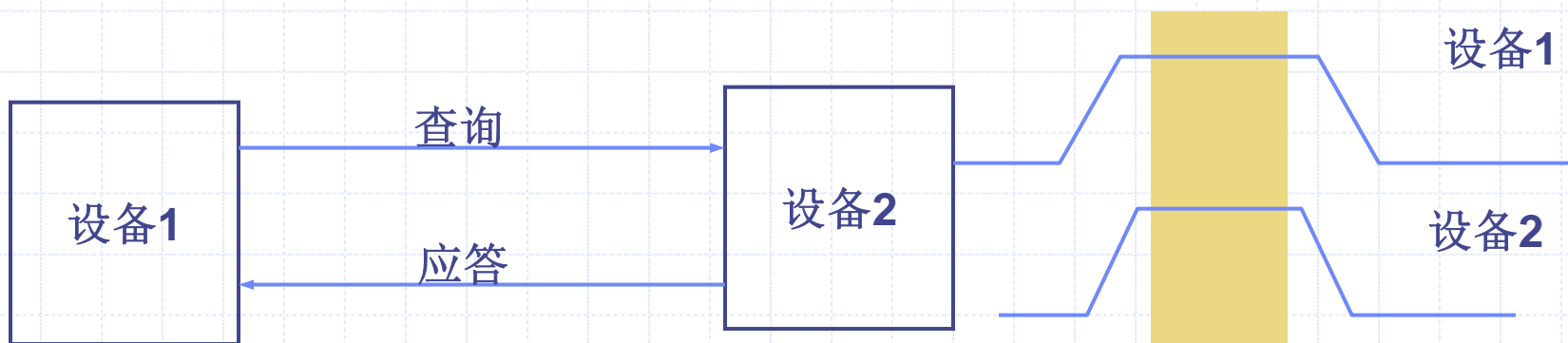
# 嵌入式I/O接口设计方法

## □ 接口设计方法

- 状态机设计时序接口电路
- 采用通用接口芯片
- 采用嵌入式专用接口芯片ASIC
- 采用现场可编程逻辑电路CPLD

# Cpu接口总线--总线协议

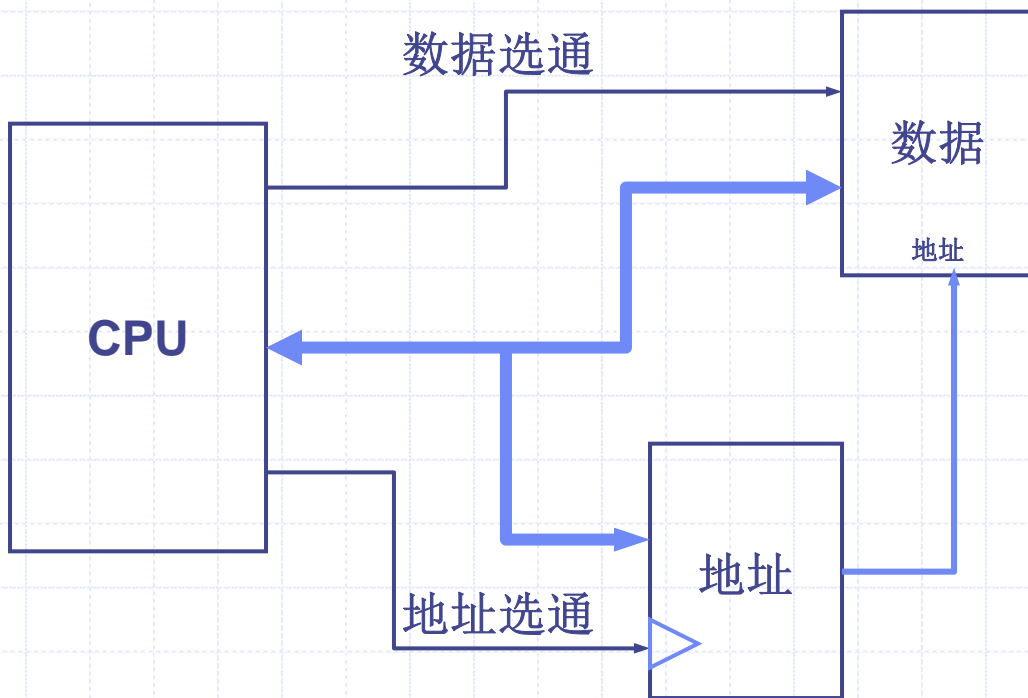
大部分总线协议采用4周期握手协议，用2根信号线来表示应答（Que、Ack）



1. 设备1发查询（请求）信号（上升沿），告诉设备2准备监听数据
2. 设备2准备好接收数据，发出应答信号（上升沿）。设备1和设备2开始发收数据
3. 设备2收完数据，撤消应答信号（下降沿）
4. 设备1撤消请求信号（下降沿）

# Cpu接口总线--总线复用

在嵌入式等处理器中常采用多路地址和数据复用



多路分时复用地址和数据线

## Cpu接口总线--DMA

- ◆ 高速数据块传送时,可以采用CPU不参与的直接存储器访问(DMA)
- ◆ DMA控制过程(请求信号HRQ)
  1. DMA控制器向CPU请求总线使用权
  2. CPU让出总线控制权(响应信号HLDA)
  3. DMA控制器控制总线,发总线命令、传送数据
  4. DMA总线控制器归还总线控制权
  5. CPU重新获取总线控制权

## Cpu接口总线--总线配置

一个嵌入式系统可以含有多个总线。  
高速总线连高速设备、低速总线连低速设备，各类总线之间用桥（总线转换接口）互连。

如：CPU总线、存储器总线、I/O总线  
（AGP、PCI、ISA等）

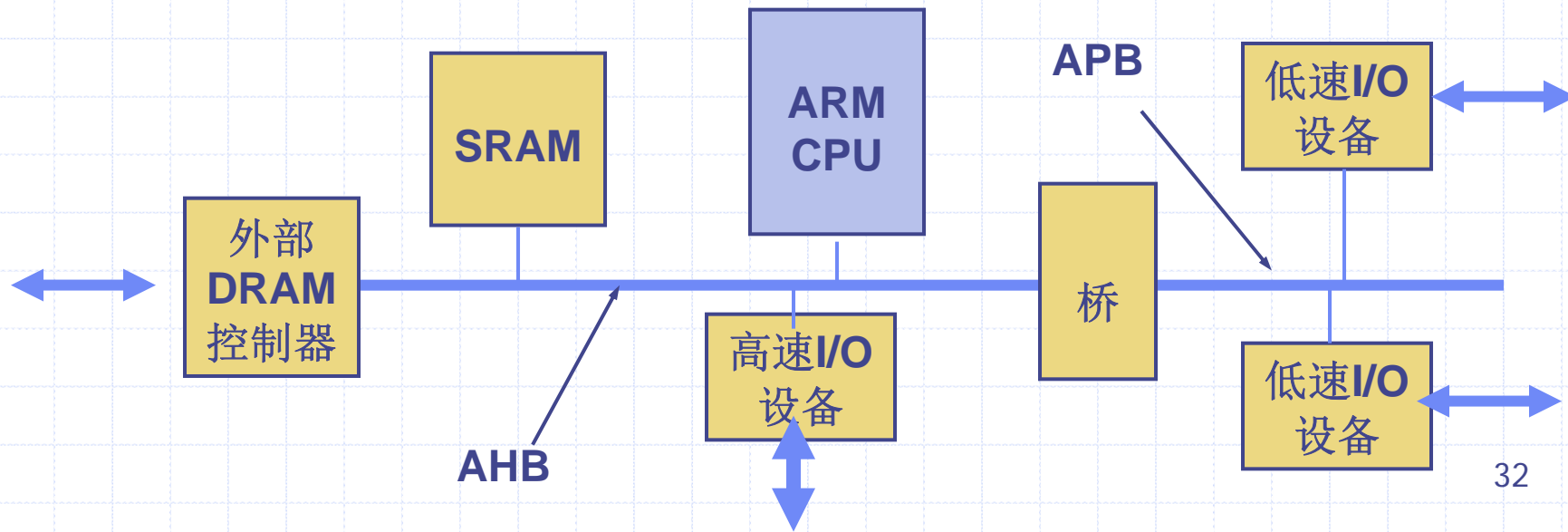
# Cpu接口总线-- ARM-CPU总线

◆ ARM-CPU由多家不同制造商生产，芯片外部提供的总线随芯片生产商不同而不同。

例：ARM99A的AMBA总线支持多CPU、存储器和外围设备，并集成在片上系统中

◆ AMBA协议包含两条总线

- 高性能总线AHB：直接连到CPU，支持流水线技术、突发传输、分离事务和总线主控器
- 外围设备总线APB





# 课程大纲

## 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

 嵌入式网络接口

 标准协议接口

 调试协议接口

 其它接口



## 存储接口总线（略）

嵌入式系统存储器要求体积小、功耗低。  
常用的有DRAM、SRAM、Flash Memory  
详情请同学们复习组成原理

# 课程大纲

## 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

 嵌入式网络接口

 标准协议接口

 调试协议接口

 其它接口

# 基本嵌入式接口--预分频器

预分频器是将系统时钟源按需求分频提供给内部的外围电路。

- 如供内部可编程定时器、A/D转换等使用

# 基本嵌入式接口--可编程定时/计数器

可编程定时器/计数器是常见的外围设备接口，它一般有定时和计数功能，可用于多任务时间片调度、分频、定时中断等。

# 基本嵌入式接口--PWM脉宽调制器

PWM脉宽调制信号是脉冲宽度可以根据需要调制。

- 一个PWM与一个低通滤波器相结合可以构成一个简单廉价的DAC。
- PWM常用于电机控制系统中。

# 基本嵌入式接口-- Watch Dog Timer

嵌入式系统常工作在恶劣的环境下，很容易造成死循环，此时，看门狗定时器是一个很有用的外围设备。看门狗实际是一个简单的定时器，在固定时间内若无正常清零，则自动复位处理器。

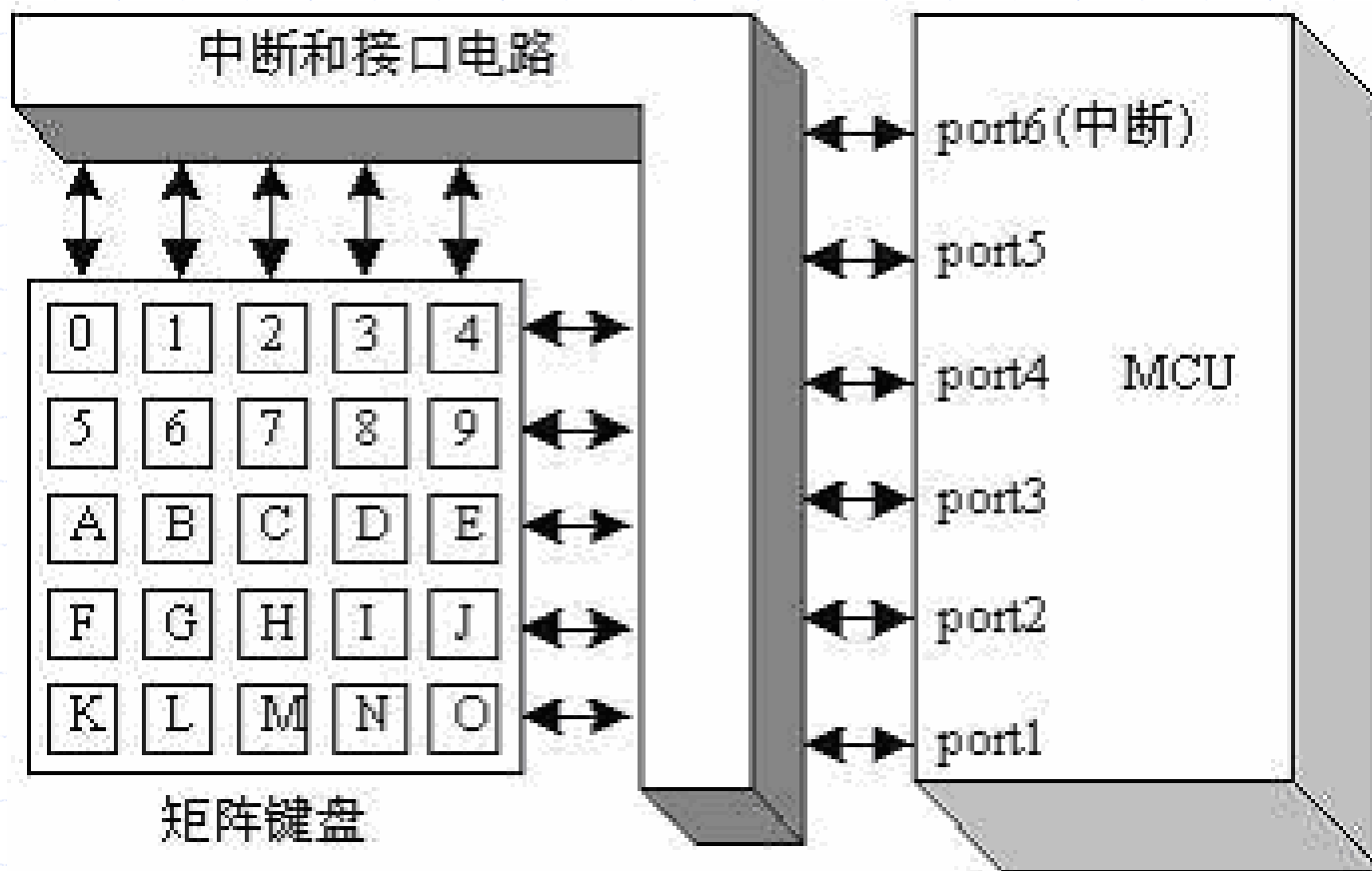
# 基本嵌入式接口--AD/DA转换器

许多嵌入式处理器都带有AD/DA

- AD用于模拟信号转换成数字信号
- DA将数字信号转换成模拟信号
- ◆ 在低速的模拟信号采样中可以用计数器来实现
  - 压频转换计数
  - 双积分计数

# 基本嵌入式接口--键盘

特别要注意键盘按键有颤动  
详情请同学们复习接口原理

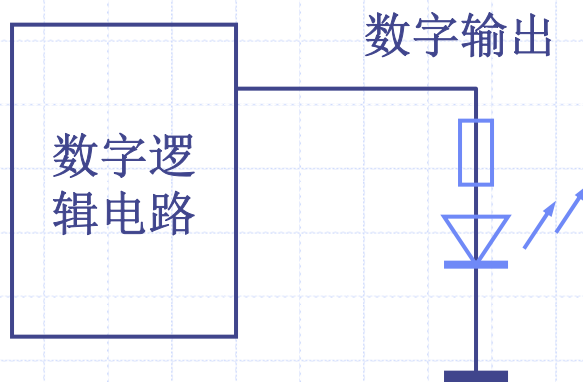




# 基本嵌入式接口--LED显示

## 发光二极（LED）接口

一般用于指示电路，有mA电流就能点亮



# 基本嵌入式接口--显示器

- ◆ 嵌入式系统一般采用LED、LCD；在一些工业控制中也用CRT。
- ◆ 控制方式
  - 直接驱动：对于数字显示器（LED、LCD）驱动点亮（矢量图形也采用直接驱动）
  - 缓冲驱动：对于图像、图形（CRT、LCD）
    - ◆ 先将显示内容缓存在显示存储器中（VRAM）
  - 点亮方式
    - ◆ LED电压、脉冲驱动
    - ◆ LCD脉冲驱动
    - ◆ CRT扫描加阴极射线控制驱动

# 基本嵌入式接口--触摸屏

- ◆ 嵌入式系统一般不用键盘而采用触摸屏来实现人机对话
- ◆ 常见的触摸屏有两种：
  - 电阻式触摸屏：用二维电压来探测位置
  - 电容式触摸屏
  - 电感式触摸屏

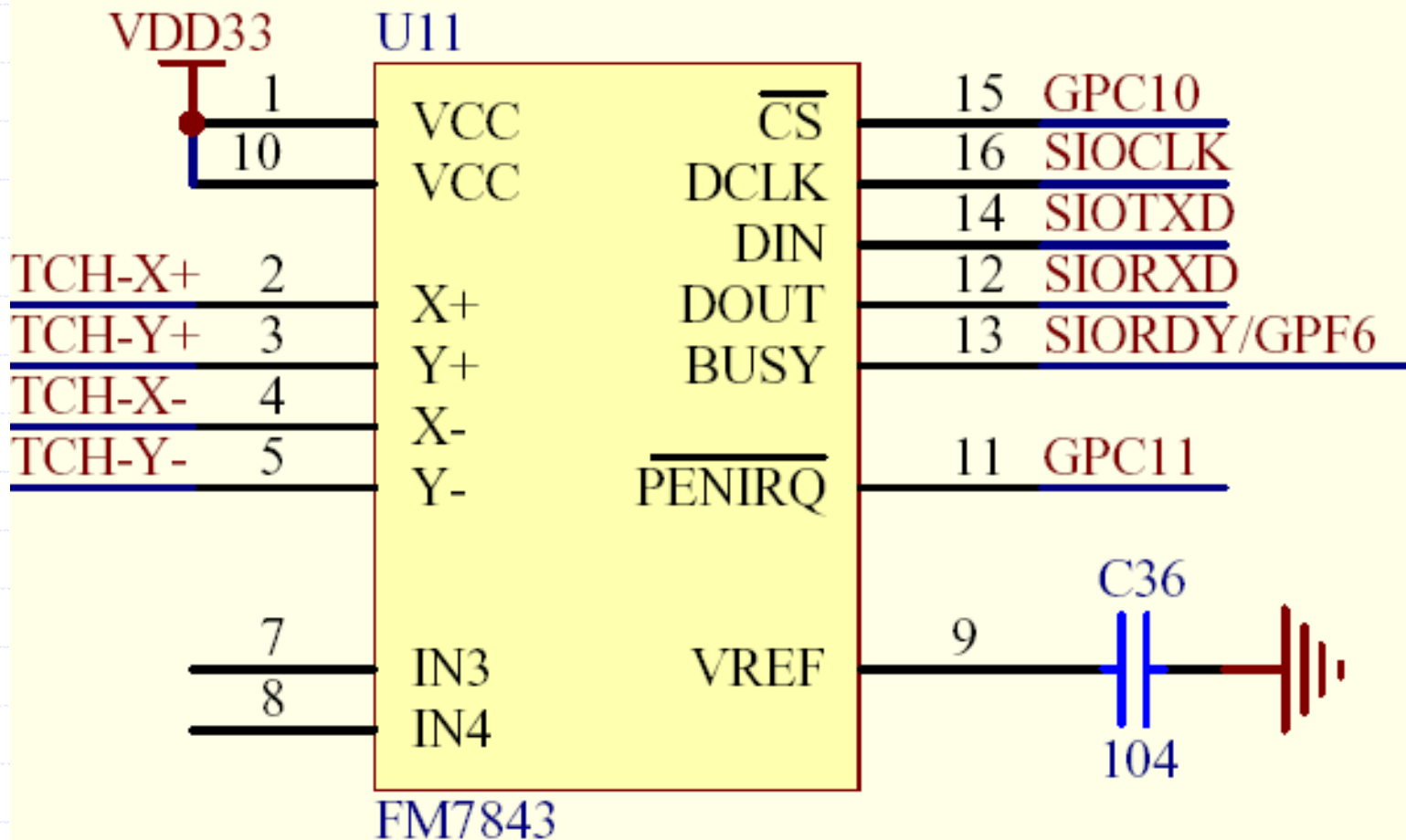
# 电阻式触摸屏

## ◆ 其中电阻式触摸屏最为常用

- 电阻触摸屏的工作部分一般由三部分组成，两层透明的阻性导体层、两层导体之间的隔离层、电极
- 触摸屏工作时，上下导体层相当于电阻网络，当某一层电极加上电压时，会在该网络上形成电压梯度
- 如有外力使得上下两层在某一点接触，则在电极未加电压的另一层可以测得接触点处的电压，从而知道接触点处的坐标

# 电容式触摸屏接口芯片

## S3C44B0X与FM(ADS)7843



# 电容式触摸屏

- ◆ 电容式触摸屏是一块四层复合玻璃屏，玻璃屏的内表面和夹层各涂一层ITO，四个角引出四个电极
- ◆ 当用户触摸电容屏时，由于人体电场，用户手指和工作面形成一个耦合电容
- ◆ 因为工作面上接有高频信号，于是手指会吸收一个很小的电流，这个电流分别从屏的四个角上的电极中流出
- ◆ 理论上流经四个电极的电流与手指头到四角的距离成比例，控制器通过对四个电流比例的精密计算，得出位置

# 电感式触摸屏

- ◆ 电感式触摸屏的工作原理是在触摸笔中安装LC谐振线圈
- ◆ 通过改变与安装有激励线圈及感应线圈的触摸屏之间的空间距离，使电磁场发生变化从而计算出触点的位置



# 多点触摸

◆ 识别到两个或以上手指的触摸

◆ 产品

- 多点触摸iPhone

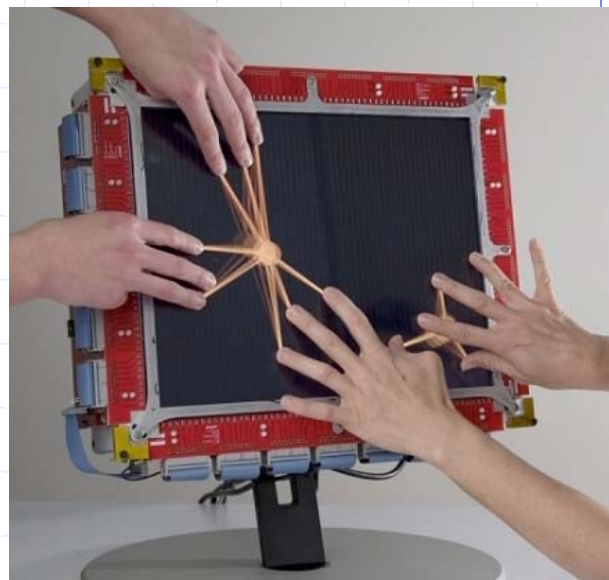
- MacBook Air

  - ◆ 两指三指的滚动、旋转和放大

- 多点触摸桌面型多点触摸屏幕

- 微软Windows 7多点触摸技术

◆ 未来：三维多点触摸



# 语音输入输出技术

- ◆ 语音识别输入的实现可以在嵌入式处理器功能足够强大时用相应的软件实现
- ◆ 也可以使用专用芯片增加一个硬件功能模块
- ◆ 语音识别技术以识别方法来分，有模板匹配法、随机模型法和概率语法分析法。这三种方法都属于统计模式识别方法。
- ◆ 以识别范围来分，分为语音从属（speaker-dependent）模式和语音独立（speaker-independent）模式

# 课程大纲

 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

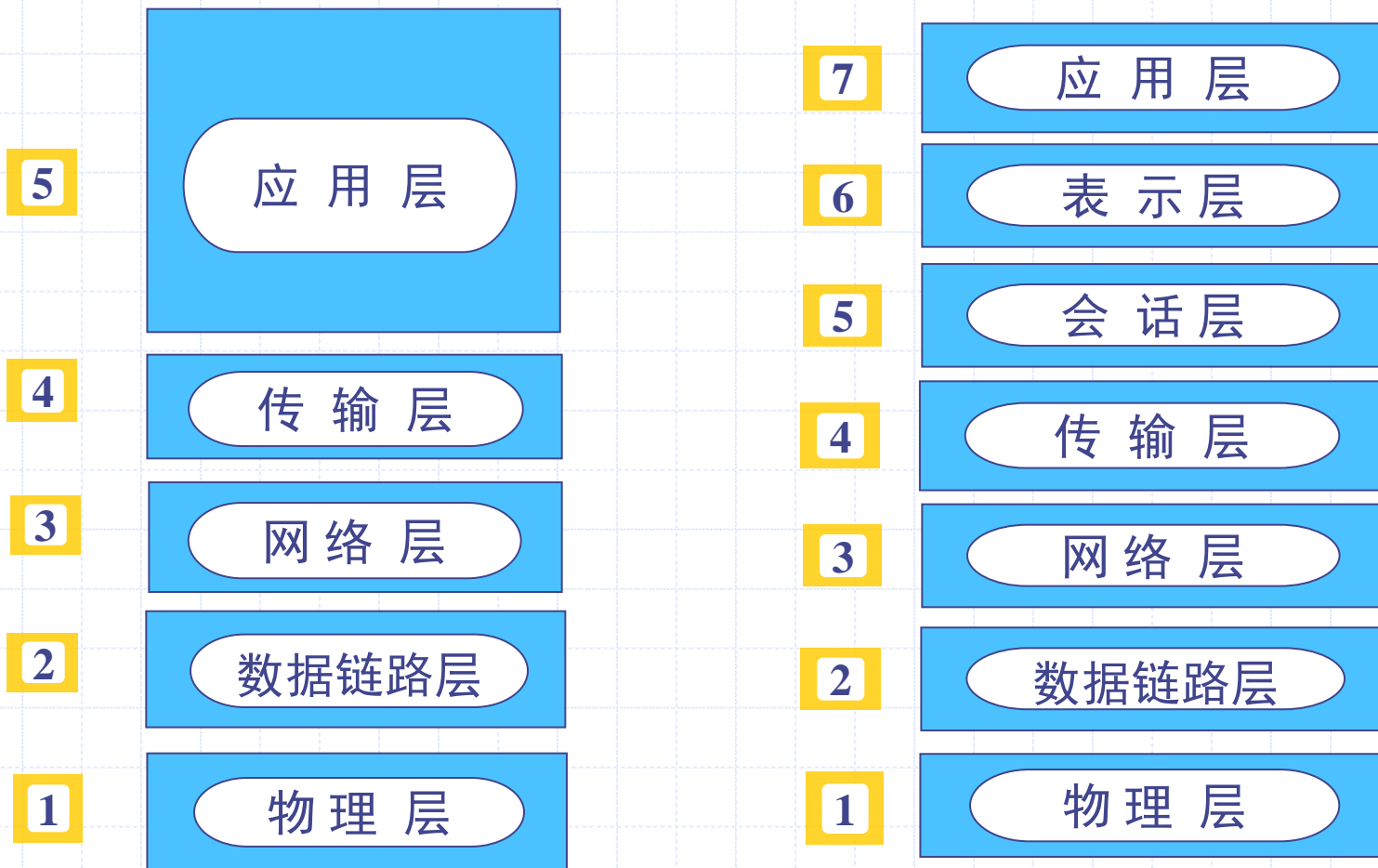
 嵌入式网络接口

 标准协议接口

 调试协议接口

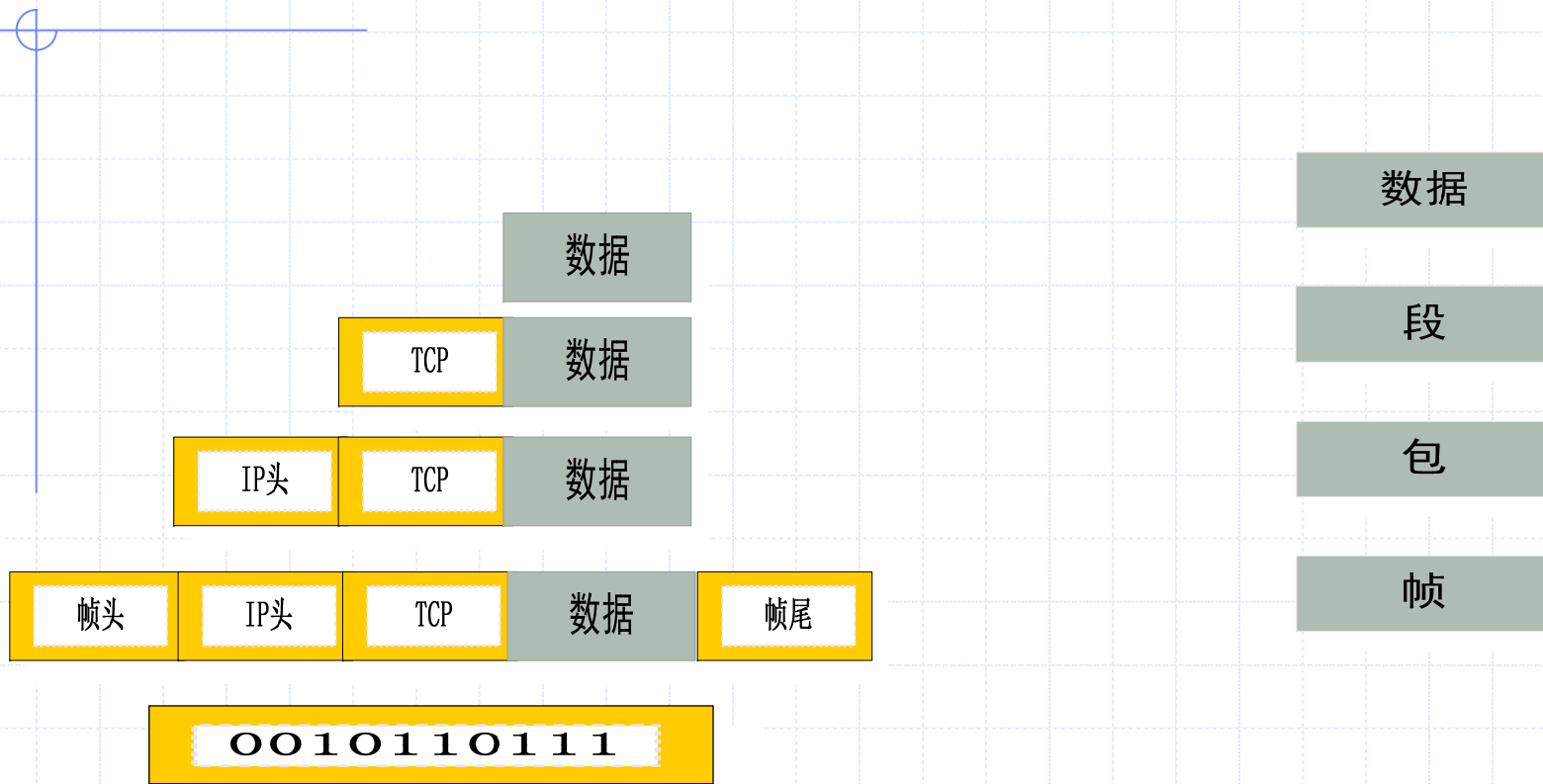
 其它接口

# 网络接口--TCP/IP



## TCP/IP与OSI比较

# TCP/IP数据封装



# 网络接口--CAN总线

- ◆ CAN（Controller Area Network）即控制器局域网是国际上应用最广泛的现场总线之一
  - 最初CAN 被设计作为汽车环境中的微控制器通讯在车载各电子控制装置ECU 之间交换信息形成汽车电子控制网络
    - ◆ 比如发动机管理系统、变速箱控制器、仪表装备、电子主干系统中均嵌入CAN 控制装置
- ◆ CAN 可提供高达1Mbit/s 的数据传输速率这使实时控制变得非常容易另外硬件的错误检定特性也增强了CAN 的抗电磁干扰能力
- ◆ CAN 协议主要描述设备之间的信息传递方式
  - CAN 层的定义与开放系统互连模型OSI 一致。
  - CAN 的规范定义了模型的最下面两层数据链路层和物理层

# 课程大纲

 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

 嵌入式网络接口

 标准协议接口

 调试协议接口

 其它接口



# 并行接口

- 所谓“并行”，是指**8** 位数据同时通过并行线进行传送，这样数据传送速度大大提高
- 但并行传送的线路长度受到限制，因为长度增加，干扰就会增加，容易出错
- 并口的工作模式主要有如下几种：
  - **SPP** 标准工作模式
  - **EPP** 增强型工作模式
  - **ECP** 扩充型工作模式

# 串口

- 串行口的典型代表是**RS-232-C** 及其兼容接口，**25** 针串行口还具有**20mA** 电流环接口功能，用**9、11、18、25** 针来实现
- **RS-232-C** 是美国电子工业协会**EIA**（**Electronic Industry Association**）制定的一种串行物理接口标准
- 一般嵌入式系统提供标准的**RS232C** 接口，该接口采用负逻辑，与**CMOS、TTL** 电路的相连需要专用集成电路进行电平转换。最高传输速率为**20 kb/s**，最大传输线长为**30米**

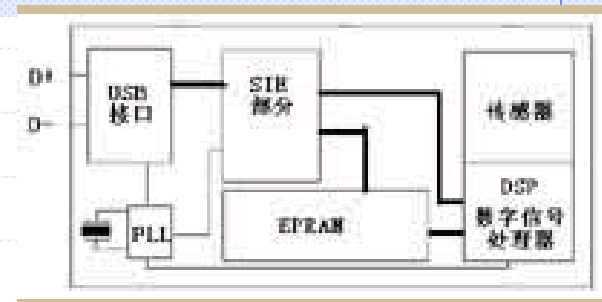
# 标准接口--I<sup>2</sup>C总线

- ◆ I<sup>2</sup>C（Inter Integrated Circuit）是由飞利浦半导体公司20年前开发并推出的;是一种具有多端控制能力的双线双向串行数据总线系统,用于I/O串行扩展。
- ◆ I<sup>2</sup>C总线的规范中规定了如何在两个设备之间传递数据，采取的方法是总线仲裁、时钟同步和总线的电气特征。
  - 在数据传输中，一个设备作为主控器，和别一个有单一地址设备（从控器）之间的传输。
  - 主控器为数据传输产生时钟信号。规范中要求数据线（SDA，串行数据线）只有在时钟（SCL，串行时钟线）处于低平时才能变化。

# I<sup>2</sup>C总线总线的一次典型工作流程

- ◆ 在数据传输中，一个设备作为主控器，和别一个有单一地址设备（从控制器）之间的传输。
- ◆ 主控器为数据传输产生时钟信号。规范中要求数据线（SDA，串行数据线）只有在时钟（SCL，串行时钟线）处于低平时才能变化。
  1. 开始：信号表明传输开始。
  2. 地址：主设备发送地址信息，包含7位的从设备地址和1位的指示位（表明读或者写，即数据流的方向）。
  3. 数据：根据指示位，数据在主设备和从设备之间传输。
    - ◆ 数据一般以8位传输，最重要的位放在前面；具体能传输多少量的数据并没有限制。接收器上用一位的ACK（回答信号）表明每一个字节都收到了。传输可以被终止和从新开始。
  4. 停止：信号结束传输。

# 标准接口-- USB



◆ USB (Universal Serial Bus) 含义是“通用串行总线”

- 它不是一种新的总线标准，而是应用在PC领域的新型接口技术。早在1995年，就已经有PC机带有USB接口了，但由于缺乏软件及硬件设备的支持，这些PC机的USB接口都闲置未用。
- 1998年后，随着微软在Windows 98中内置了对USB接口的支持模块，加上USB设备的日渐增多，USB接口才逐步走进了实用阶段。

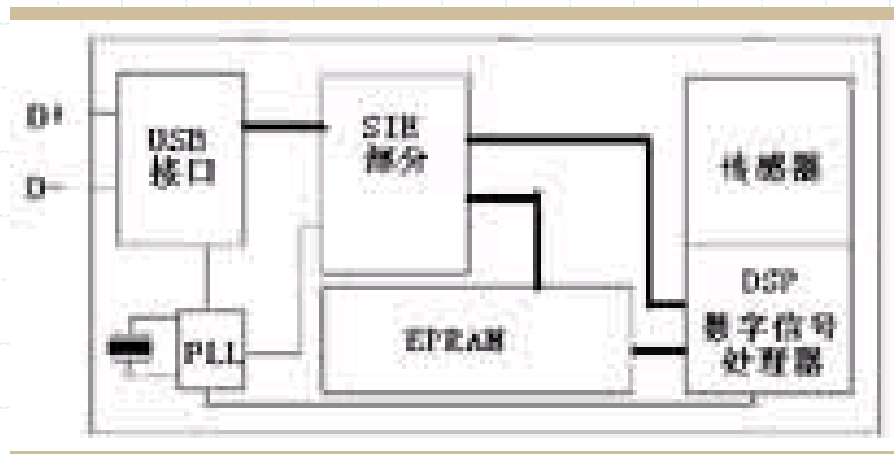
USB2.0规范的主要特点：

速度快、连接简单快捷、无须外接电源、有不同的带宽和连接距离、支持多设备连接、提供了对电话的两路数据支持、具有高保真音频

# USB结构

◆ USB的功能器件必须保持和USB协议的完全兼容，并可以回应标准的USB操作。

- USB通过USB协议层来表明自己的身份
- 在物理机制上，一个USB外设可以由四部分构成如图：
  - ◆ 用于实现和USB协议兼容的SIE部分；
  - ◆ 用于存储器件特征字、存储实现外设特殊功能程序及厂家信息的协议层(ROM)；
  - ◆ 用于实现外设功能的传感器及对数据进行简单处理的DSP部分
  - ◆ 将外设连接到主机或USB HUB的接口部分。





# 标准接口-- IEEE1394

## --IEEE1394 High Performance Serial BUS Standard

- ◆ IEEE1394是Apple公司于1993年首先提出，用以取代SCSI的高速串行总线，后于IEEE协会1995年12月正式接纳为工业标准
- ◆ IEEE 1394是的一个高速、实时串行标准。
  - 它支持不经HUB（集线器）的点对点的连接，最多允许63个相同速度的设备连接到同一总线上，最多允许1023条总线相互连接。
  - 因为它可以进行点对点连接，所以各连接节点上设备都是在相同位点，也就相当局域网络拓扑结构中的"对等网"一样，而不是像客户/服务器（C/S）模式。
- ◆ 采用1394接口的有：
  - 便携式摄象机、数字卫星接收装置等。
  - 将来，数字电视、数字顶置盒、DVD播放机也采用1394接口。
  - 1394可能是消费电子和个人计算机之间的物理桥梁。
  - 现有的产品1394协议支持100Mbps、200Mbps、400mbps的数据传输率，将来将达到800Mbps、1600Mbps、3200mbps的数据传输率



# IEEE1394 vs USB--相同

(1) 两者都是一种通用外接设备接口，而不是固定用于哪一种或一类设备上，这为他们的广泛应用打下了基础。

(2) 两者都可以快速传输大量数据。也正是这个原因它们才能被广泛接受和应用。

(3) 两者都能连接多个不同设备，都支持热插拔。

(4) 两者都可以不用外部电源。

# 394 vs USB--区别

## (1) 传输速率不同

- 目前的USB1.1标准的传输速率现在只有12Mbps，通常只能连接键盘、鼠标与麦克风等低速设备。
- IEEE 1394版本最高速率可达到400Mbps，可用来连接数码相机、扫描仪和信息家电等需要高速率的设备

## (2) 结构不同

- USB在连接时必须至少有一台电脑，并且必须需要HUB来实现多台设备互连，整个网络中最多可连接127台设备。
- IEEE 1394并不需要电脑来控制所有设备，也不需要HUB即可以实现多台设备的对等到互联。可以用网桥将其他的IEEE 1394网络连接起来，达到无限连接。

## (3) 智能化程度不同。

- IEEE 1394网络可以在其设备进行增减时自动重设网络。USB是以HUB来判断连接设备的增减了。

## (4) 应用范围不同。

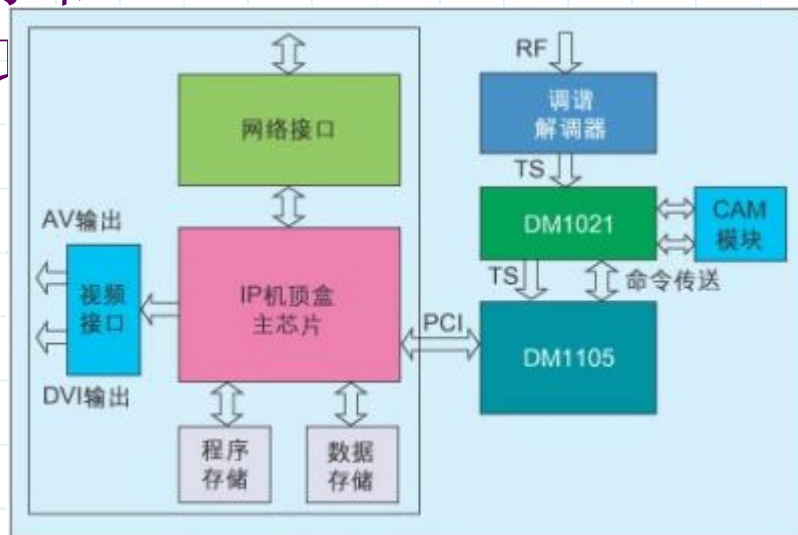
- 每台PC主板都设置了USB接口，USB2.0也会进一步加大USB应用的范围。
- IEEE 1394目前主要在中、高档电脑、服务器计算机中得到普遍应用，在其它设备中通常只应用于音频、视频等多媒体方面。

# 标准接口--PC104

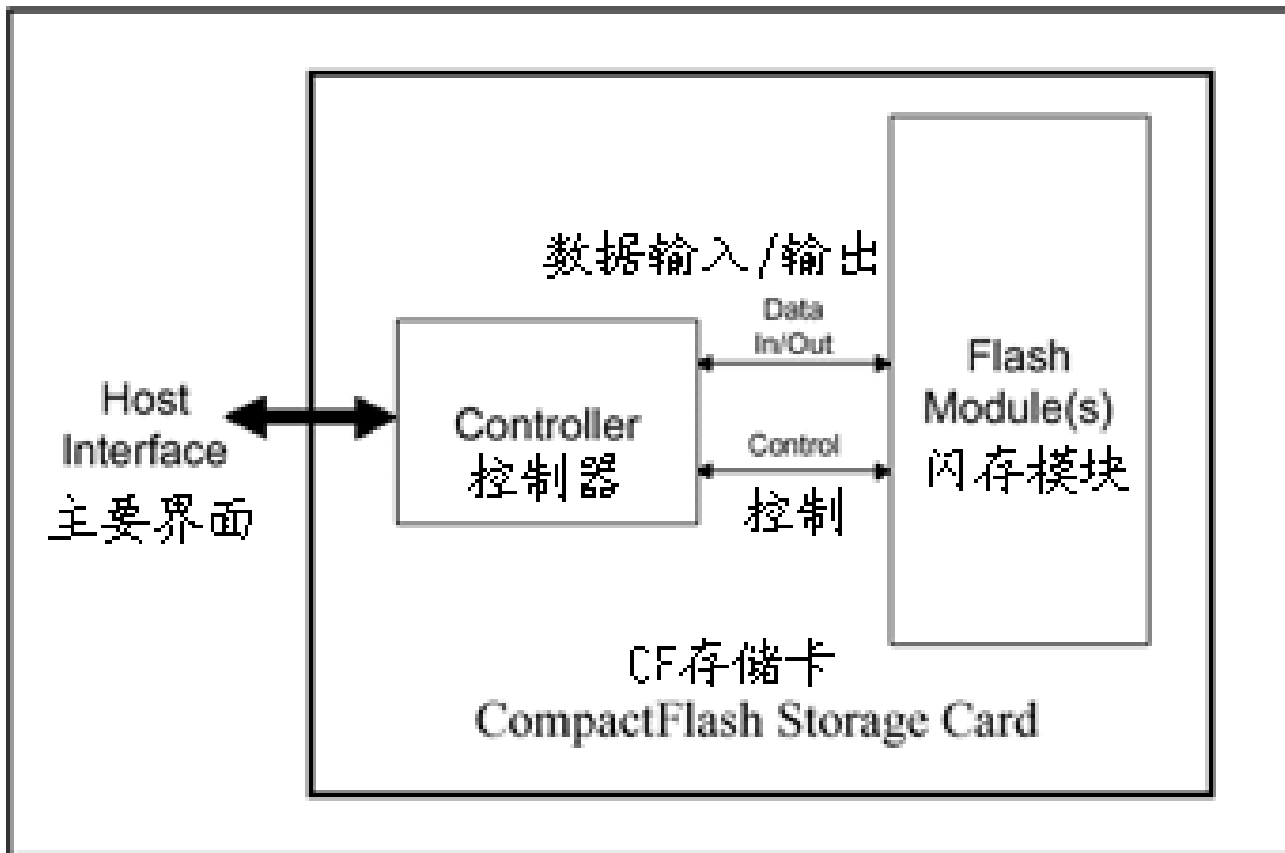
- ◆ PC/104是一种工业计算机总线标准。
  - PC/104有两个版本，8位和16位，分别与PC和PC/AT相对应。PC/104PLUS 则与PCI总线相对应。
  - PC104实质上就是一种紧凑型的IEEE-P996，其信号定义和PC/AT基本一致，但电气和机械规范却完全不同，是一种优化的、小型、堆栈式结构的嵌入式控制系统。
- ◆ PC104与普通PC总线控制系统的主要不同是：
  - 小尺寸结构：标准模块的机械尺寸是3.6X3.8英寸，即96X90mm
  - 堆栈式连接：去掉总线背板和插板滑道，总线以“针”和“孔”形式层叠连接，即PC104总线模块之间总线的连接是通过上层的针和下层的孔相互咬和相连，这种层叠封装有极好的抗震性。
  - 轻松总线驱动：减少元件数量和电源消耗，4mA总线驱动即可使模块正常工作，，每个模块1-2瓦能耗

# PCMCIA

- ◆ PCMCIA 全名为Personal Computer Memory Card International Association
- ◆ 凡符合此协会定义的界面规定技术所设计的界面卡，便可称为PCMCIA 卡或简称为PC 卡
- ◆ PCMCIA 卡共分成四种规格，分别是TYPE I、TYPE II、TYPE III及CardBus
- ◆ PCMCIA 卡轻巧、方便携带
- ◆ “热插拔”(Hot Plugging)
- ◆ 案例：机卡分离机顶盒



# CF接口与卡



# ISA

**IBM** 公司于**1981** 年推出的基于**8** 位机**PC/XT** 的总线，称为**PC** 总线

为了能够合理地开发外插接口卡，由**Intel** 公司，**IEEE** 和**EISA** 集团联合开发了与**IBM/AT** 原装机总线意义相近的**ISA** 总线

**ISA**总线有**98**只引脚。其中**62** 线的一段基于**8** 位的**PC** 总线，可以独立使用，连接**8**位的扩展卡，而**62** 线与**36**线相加后就扩展成标准的**16**位**ISA**，连接**16**位的扩展卡



# PCI

**1991**年下半年，**Intel**公司首先提出了**PCI**的概念并联合**IBM**、**Compaq**、**AST**、**HP**、**DEC**等**100**多家公司成立了**PCI**集团，其英文全称为：**Peripheral Component Interconnect Special Interest Group**(外围部件互连专业组)，简称**PCISIG**

**PCI**有**32**位和**64**位两种，**32**位**PCI**有**124**引脚，**64**位有**188**引脚，目前常用的是**32**位**PCI**

**32**位**PCI**的数据传输率为**133MB / s**，大大高于**ISA**



# 课程大纲

 嵌入式I/O 常用接口设计

 Cpu接口总线

 存储接口总线

 基本嵌入式接口

 嵌入式网络接口

 标准协议接口

 调试协议接口

 其它接口

# 调试协议接口--JTAG

## ◆ JTAG (Joint Test Action Group)

- 1985年制定的检测PCB和IC芯片的一个标准，1990年被修改后成为IEEE的一个标准，即IEEE1149.1-1990。
- 通过这个标准，可对具有JTAG口芯片的硬件电路进行边界扫描和故障检测

## ◆ JTAG引脚定义

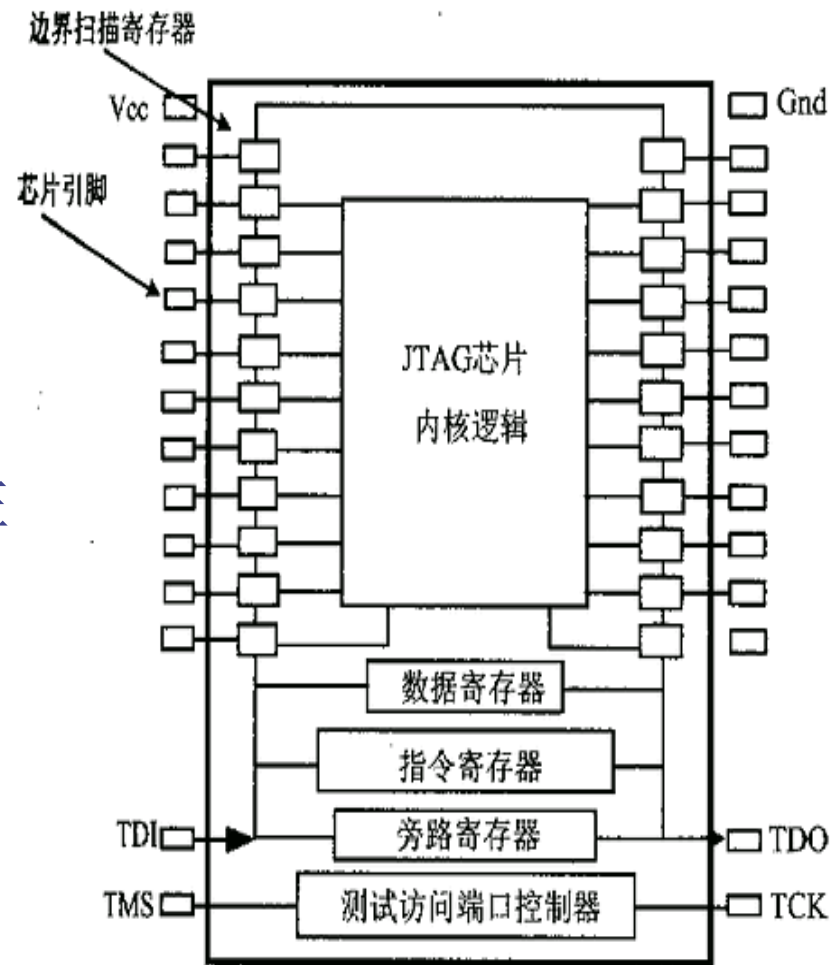
- TCK——测试时钟输入；
- TDI——测试数据输入，数据通过TDI输入JTAG口；
- TDO——测试数据输出，数据通过TDO从JTAG口输出；
- TMS——测试模式选择，TMS用来设置JTAG口处于某种特定的测试模式。
- 可选引脚TRST——测试复位，输入引脚，低电平有效。

## ◆ 很多芯片含有JTAG口

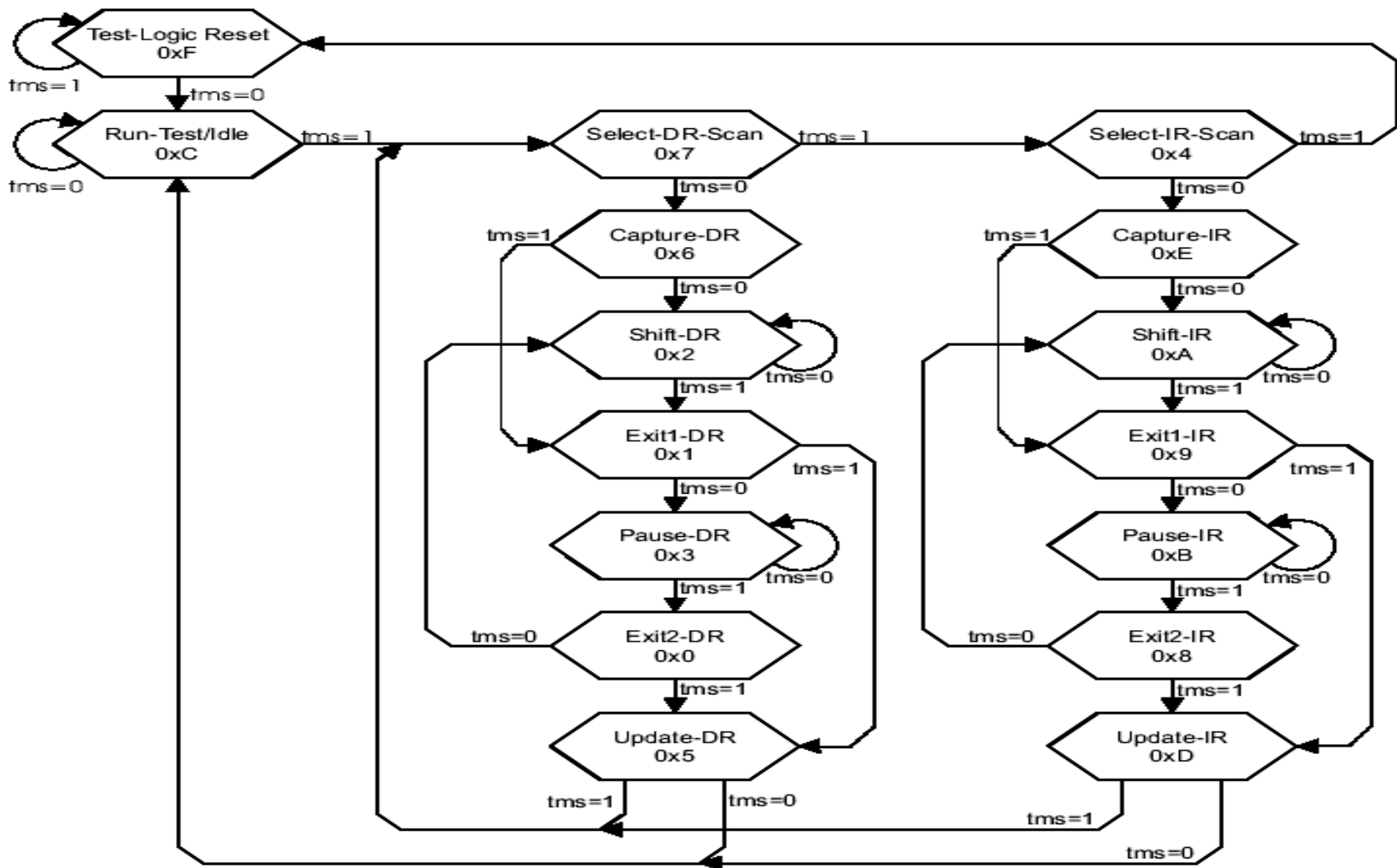
- 如CPU、DSP、CPLD、FPGA等。

# 芯片的边界扫描寄存器

- JTAG标准定义了一个串行的移位寄存器。
- 寄存器的每一个单元分配给IC芯片的相应引脚，每一个独立的单元称为BSC（Boundary-Scan Cell）边界扫描单元。这个串联的BSC在IC内部构成JTAG回路
- 所有的BSR（Boundary-Scan Register）边界扫描寄存器通过JTAG测试激活，平时这些引脚保持正常的IC功能。
- 右图为具有JTAG口的IC内部BSR单元与引脚的关系。



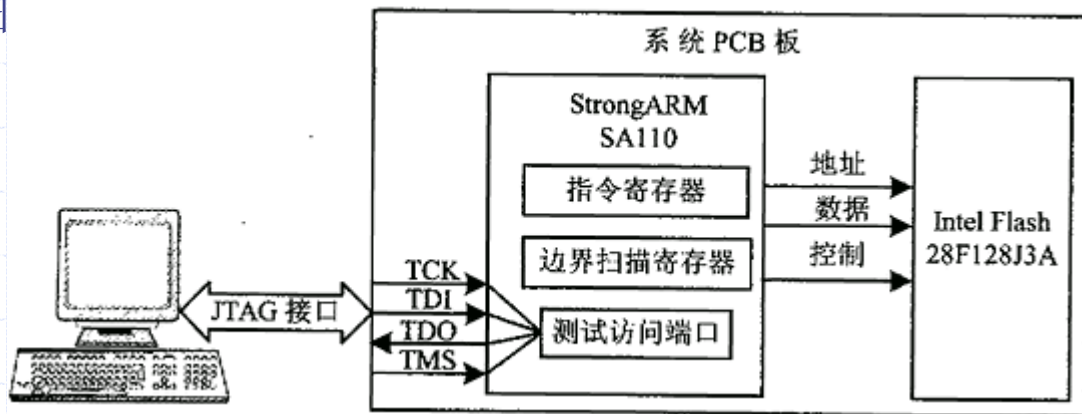
# JTAG的状态机 (TAP)



# 利用JTAG下载调试代码或嵌入式内核

## ◆ 必须有含JTAG接口的处理器

- StrongARM SA1110为例，Flash为Intel 28F128J32 16MB容量。
- SA1110的JTAG的TCK、TDI、TMS、TDO分别接PC并口的2、3、4、11线上，通过程序将对JTAG口的控制指令和目标代码从PC的并口写入JTAG的BSR中。
- 在设计PCB时，必须将SA1110的数据线和地址线及控制线与Flash的地线、数据线和控制线相连。
- 因SA1110的数据线、地址线及控制线的引脚上都有其相应BSC，只要用JTAG指令将数据、地址及控制信号送到其BSC中，就可通过BSC对应的引脚将信号送给Flash，实现对Flash的操作。JTAG的系统板设计和连线关系如图



# 调试协议--其它









Nexus 略

通用嵌入式微处理器调试标准，与JTAG协议  
(IEEE-1149.1) 兼容

BDM 略

BDM是摩托罗拉公司的专有调试接口

# 课程大纲

-  嵌入式I/O 常用接口设计
-  Cpu接口总线
-  存储接口总线
-  基本嵌入式接口
-  嵌入式网络接口
-  标准协议接口
-  调试协议接口
-  其它接口



## 其它接口—略

◆ 音频AC97、红外IrDA、RS-485、SPI等  
请同学们查找相应的资料学习

