

智能终端硬件架构调研报告

1 智能终端体系结构

一般而言，智能终端是一类嵌入式计算机系统设备，因此其体系结构框架与嵌入式系统体系结构是一致的；同时，智能终端作为嵌入式系统的一个应用方向，其应用场景设定较为明确，因此，其体系结构比普通嵌入式系统结构更加明确，粒度更细，且拥有一些自身的特点。

智能终端体系结构分为硬件结构和软件结构，如图 1 所示。

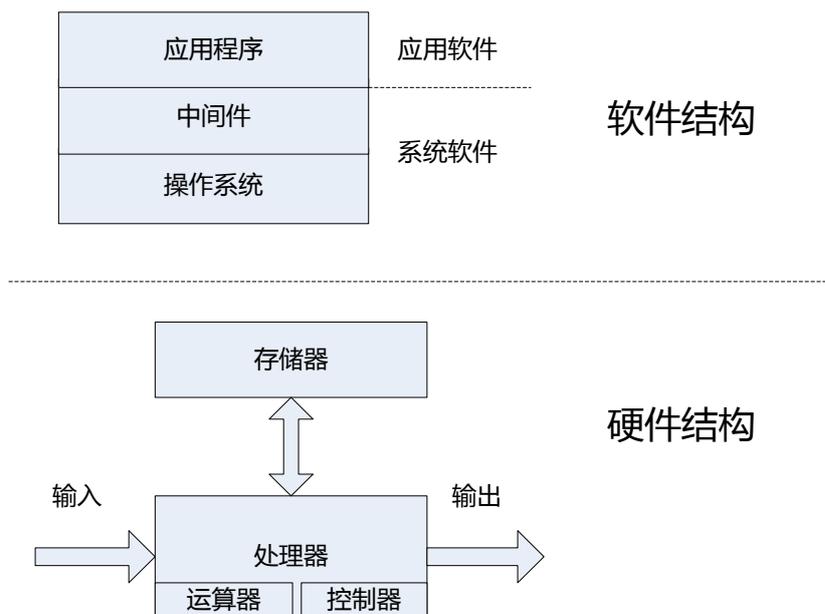


图1. 智能终端体系结构

1.1 硬件结构

从硬件上看，智能终端普遍采用的还是计算机经典的体系结构——冯·诺依曼结构，即由运算器（Calculator，也叫算术逻辑部件 ALU）、控制器（Controller）、存储器（Memory）、输入设备（Input Device）和输出设备（Output Device）5 大部件组成，其中的运算器和控制器构成了计算机的核心部件——中央处理器（Center Process Unit，简称 CPU）。

一般而言,由于目前通信协议栈不断增多,多媒体与信息处理也越来越复杂,往往将某些通用的应用放在独立的处理单元中去处理,因而形成一种松耦合的主从式多计算机系统,如图2所示。

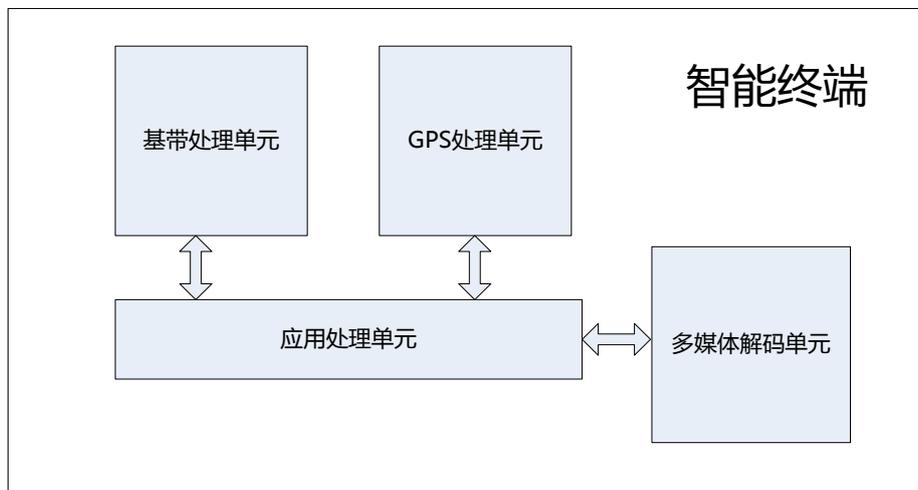


图2. 智能系统的多计算机系统结构

在图2中,每一个处理单元都可以看作一个单独的计算机系统,运行着不同的程序。每个从处理单元通过一定的方式与应用处理单元通信,接受应用处理单元的指令,进行相应的操作,并向应用处理单元返回结果。这些特定的处理单元芯片往往是以ASIC的形式出现的,但实际上仍然是片上计算机系统。例如,常用的2.5G基带处理芯片NXP5209实际上就是依靠内置的ARM946核执行程序来实现GSM、GPRS、EDGE协议的处理。

1.2 软件结构

我们知道,计算机软件结构分为系统软件和应用软件。在智能终端的软件结构中,系统软件主要是操作系统和中间件。操作系统的功能是管理智能终端的所有资源(包括硬件和软件),同时也是智能终端系统的内核与基石。操作系统是一个庞大的管理控制程序,大致包括5个方面的管理功能:进程与处理机管理、作业管理、存储管理、设备管理、文件管理。常见的智能终端操作系统有Linux, Windows CE, Symbian OS, iPhone OS等。中间件一般包括函数库和虚拟机,使得上层的应用程序在一定程度上与下层的硬件和操作系统无关。应用软件则提供用户直接使用的功能,满足用户需求。

从提供功能的层次来看,可以这么理解,操作系统提供底层API,中间件提供高层API,而应用程序提供与用户交互的接口,如图3所示。在某些软件结构中,应用程序可以跳过中间件,而直接调用部分底层API来使用操作系统提供的底层服务。

以Google主导的Android智能终端软件平台为例,在操作系统层次上为

Linux。在中间件层次上，还可以细分为两层，下层为函数库和 Dalvik 虚拟机，上层为应用程序框架，通过该框架，可以使某个应用发布的服务能为其它应用所使用。最上层的应用程序使用下层提供的服务，来最终的为用户提供应用功能。

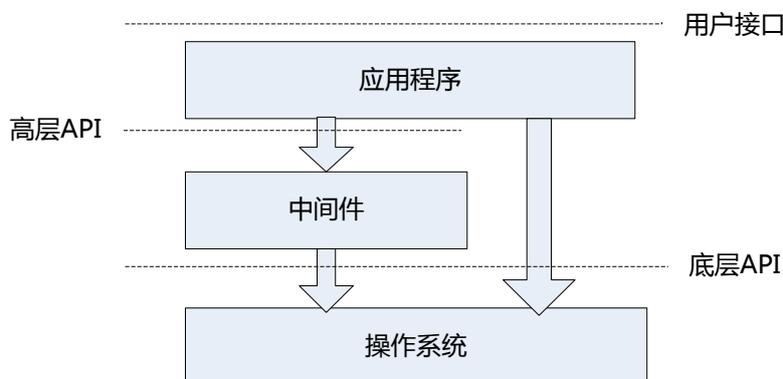


图3. 软件层次提供的接口

2 智能终端硬件系统

2.1 智能终端硬件系统组成

抽象来说，以主处理器内核为核心，笔者将智能终端硬件系统分为3个层次来进行描述，如图4所示，分别是主处理器内核，SoC级设备，板级设备。主处理器内核与SoC级设备使用片内总线互连，板级设备则一般通过SoC级设备与系统连接。

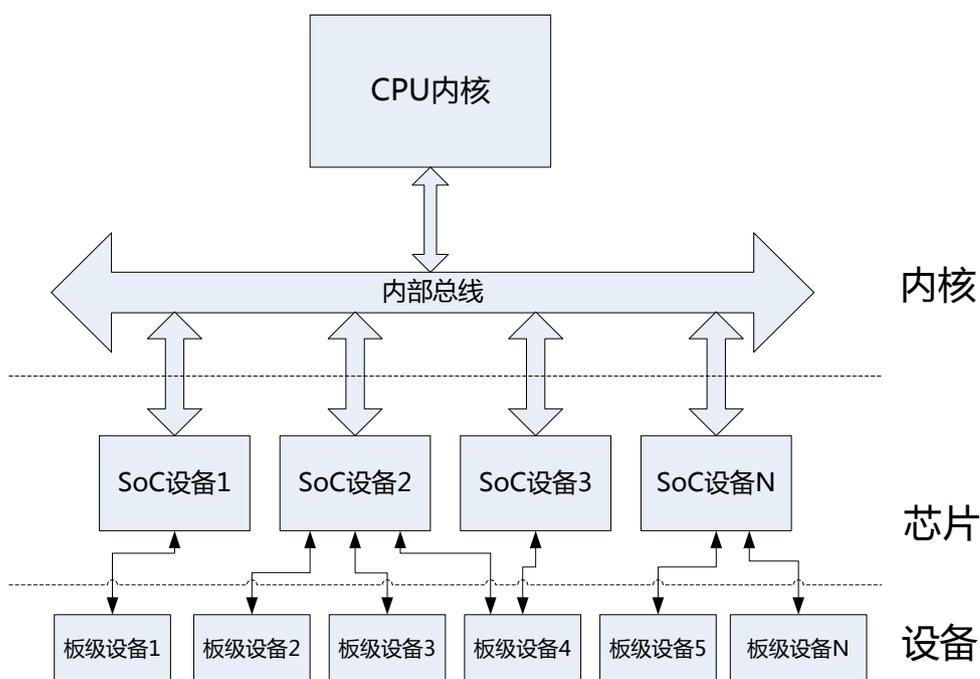


图4. 智能终端硬件结构

CPU 和内部总线构成了一个一般的计算机处理器内核，提供核心的运算和控制功能。考虑到系统的成本和可靠性，一般而言会把一些常用的设备和处理器内核集成在一个芯片上，例如 Flash 控制器，Mobile DDR 控制器，UART 控制器，存储卡控制器，LCD 控制器等等。板级设备一般通过通信接口与主 CPU 连接，通常是一些功能独立的处理单元（如移动通信处理单元，GPS 接收器）或者交互设备（如 LCD 显示屏，键盘等）。

下面就根据上述层次对智能终端硬件组成做一般性的描述，并以 iPhone4 硬件为例作说明。

2.1.1 内核

得益于 ARM 的优秀的设计和商业模式，使其非常适合于智能终端的应用场景，因此目前智能终端所使用的 CPU 内核以 ARM 居多，主要有 ARM9, ARM11, ARM Cortex A8 几种架构。另外，Marvel 公司的 PXA 解决方案采用的 XScale 内核也有一定的应用。

2.1.2 SoC 设备

SoC 设备是与内核集成在同一芯片上的设备，通过内部总线与 CPU 内核互连。一般而言，由如下几种设备：

- 存储控制器

如静态存储器接口，Nand Flash 控制器，Mobile DDR 控制器，存储卡控制器等。

- 数据接口

如 GPIO，UART 控制器，SPI 控制器，I2C 控制器，USB 控制器，键盘控制器，调试接口等。

- 多媒体设备

多媒体应用是智能终端的重要功能之一，如果完全用软件去实现多媒体功能，会造成计算量太大，因此，在大多数智能终端设计中，都将若干多媒体硬件设备集成到处理器中。一般而言，有以下几类：

- 视频编解码器
- 图形加速引擎
- 音频编解码器
- 显示子系统
- 图像捕捉单元

SoC 设备是按需集成在主处理器内部的。根据设计不同，某些设备可能集成

在主处理器内部，也有可能在主处理器外部。例如，一般而言图形加速引擎都集成在主处理器内，但是在某些强调 3D 性能的高端智能终端中，将其独立出来用一个单独的芯片去实现。

2.1.3 板级设备

板级设备是不与处理器内核在同一芯片上的其它设备。称其为板级设备，主要是从与主处理器内核关系的角度出发的，从架构上看，其本身可能也是一个完整的计算机系统，例如 GPS 接收器里也集成了 ARM 内核来通过接收的卫星信号计算当前的位置。板级设备通常使用数据接口与主处理器连接，例如，GPS 接收器一般使用 UART 接口与主处理器交换数据。

板级设备非常丰富，主要有以下几类：

- 存储类

如内存芯片、Flash 芯片等

- 移动通信处理部分

移动通信处理部分主要提供移动通信的支持，包括基带处理芯片和射频芯片。基带处理芯片用来合成即将的发射的基带信号，或对接收到的基带信号进行解码。基带处理芯片一般是微处理器+数字信号处理器的结构，使用 UART 接口与主处理器相连接。射频芯片则负责发送和接受基带信号。

- 通信接口类

如蓝牙控制器，红外控制器，WiFi 网卡等。

- 交互类

如扬声器，麦克风，键盘，LCD 显示屏等。

- 传感器类

如摄像头，加速度传感器，GPS 等。

2.1.4 示例



图5. iPhone 4 手机

下面我们以 iPhone4（图 5）为例，来看看智能终端的硬件结构。

（参考 <http://www.finalcn.com/Mobile/2010-06/26-393.html>）

按照前文所述的硬件层次结构，我们首先从内核层次开始考虑。从图 6 中我们可以看到醒目的 A4 字样，这就是 iPhone4 的主处理器。它的内核为 ARM Cortex-A8。Cortex-A8 是 ARM 公司当前性能最强劲的一款处理器内核，主频为 600MHz 到 1GHz，在 65 纳米工艺下，其功耗低于 300 毫瓦，而性能却高达 2000MIPS。

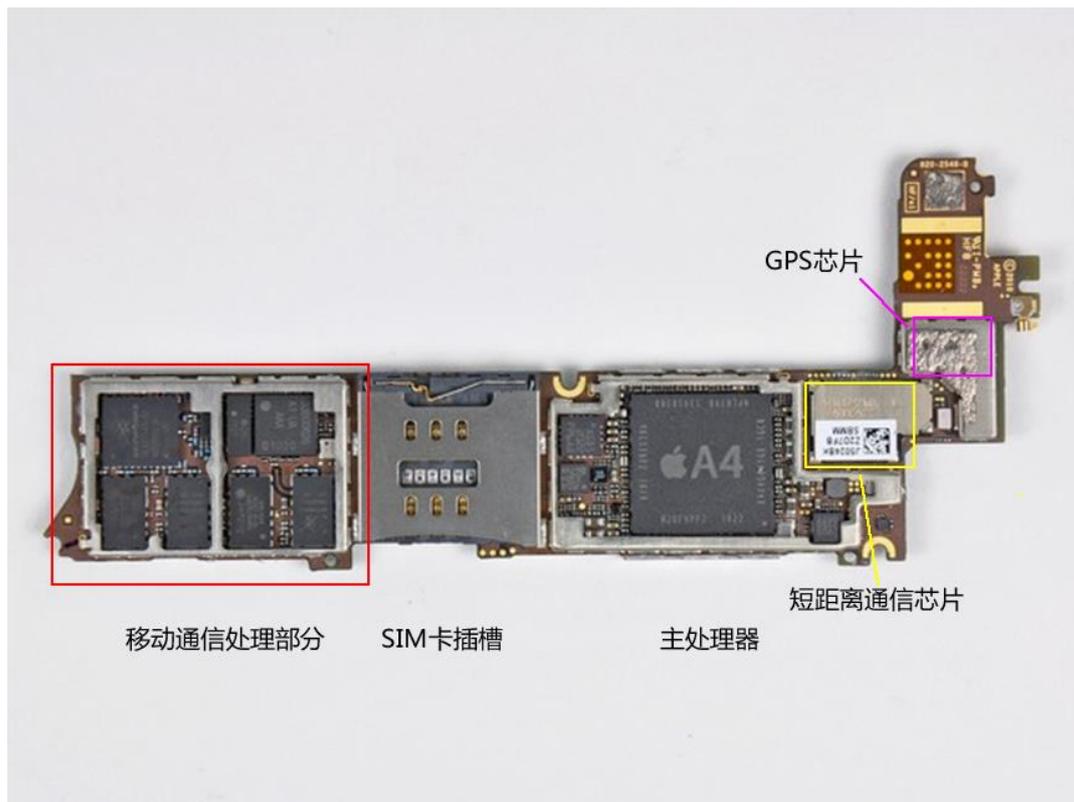


图6. iPhone4 主板正面

在 SoC 层次，苹果 A4 处理器内集成了较少的设备。如图 7 所示，除去集成的系统管理、定时器存储器、安全设备和数据接口外，只集成了一个图像处理单元和硬件多媒体设备（包括 3D 加速，硬件视频编解码等）。这是因为 iPhone4 这款终端比较高端，因此将许多功能放在单独的芯片中去完成以实现更好的性能，而不集成在主处理器内。

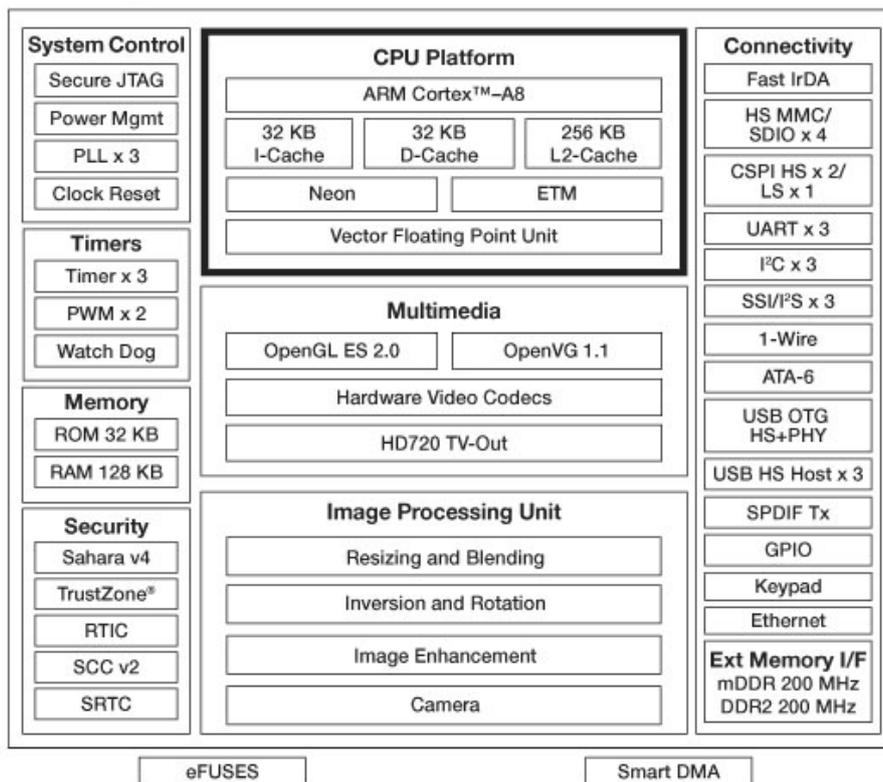


图7. A4 处理器结构

(<http://arstechnica.com/apple/news/2010/02/meet-the-a4-the-ipads-brain.ars>)

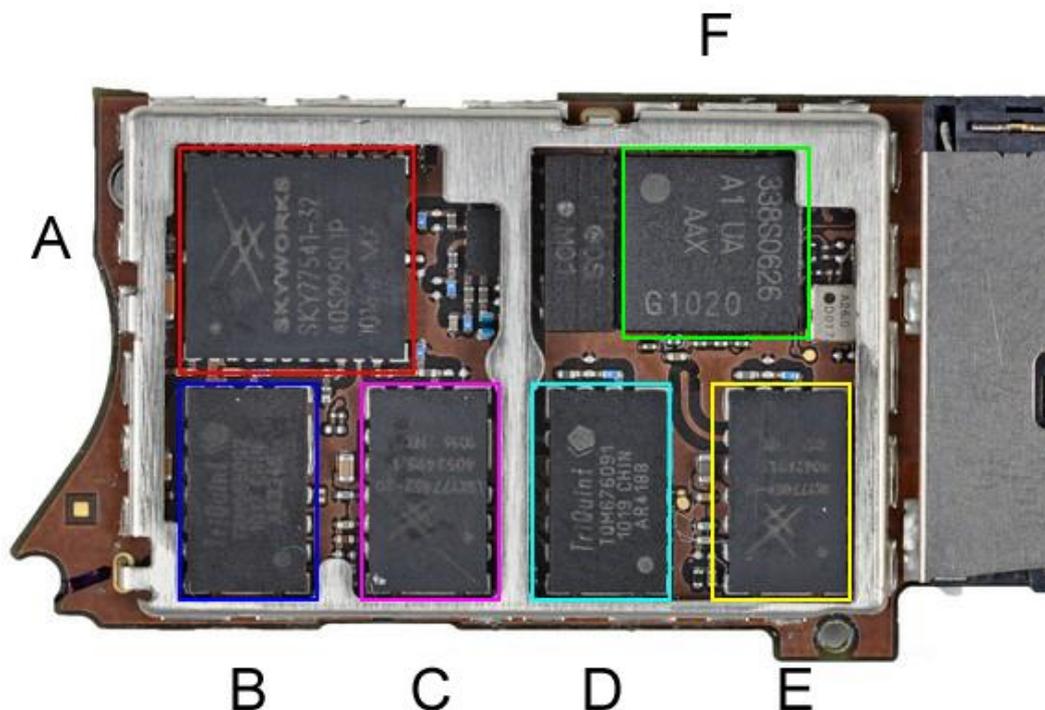


图8. iPhone 移动通信处理部分

如图 8 所示，在移动通信处理部分，有如下硬件设备：

(参考 <http://www.skyworksinc.com/> <http://cn.triquint.com/>)

A. Skyworks SKY77541

SKY77541 是双频 (900/1800Hz) GSM/GPRS 射频收发前端模块 (front-end module ,FEM), 内部集成有功率放大器控制单元。

B. Triquint TQM666092

TQM666092 是四波段 GSM/GPRS/EDGE 线性功率放大器模块。

C. Skyworks SKY77452

SKY77452 是四频 (850/900/1800/1900MHz) GSM/GPRS/EDGE 射频收发前端模块 (front-end module ,FEM), 内部集成有功率放大器控制单元。

D. Triquint TQM676091

TQM676091 是带有双工器的 WCDMA / HSUPA 功率放大器模块。

E. Skyworks SKY77459

SKY77459 是 WCDMA 射频收发前端模块, 内部集成有功率放大器控制单元

F. Apple 338S0626

由英飞凌 (Infineon) 定制的 GSM/W-CDMA 基带处理芯片。

他们之间的连接关系如图 9 所示。

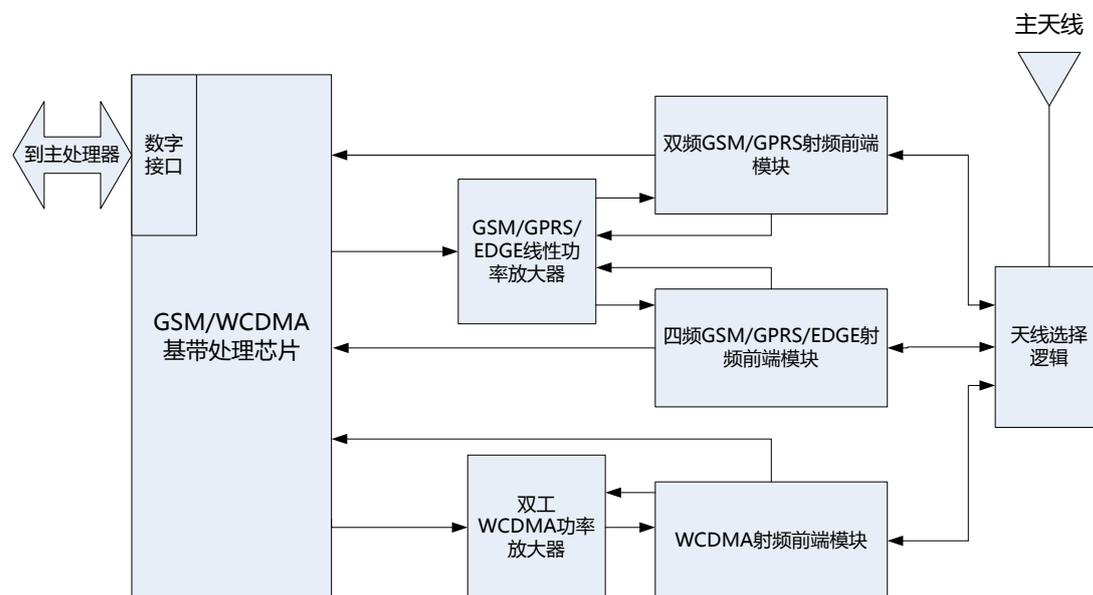


图9. iPhone4 移动通信部分框图

通信接口类设备上, 主要有 WiFi, 蓝牙两种, 其在主板上的位置如图 6 所示的位置屏蔽罩下面。

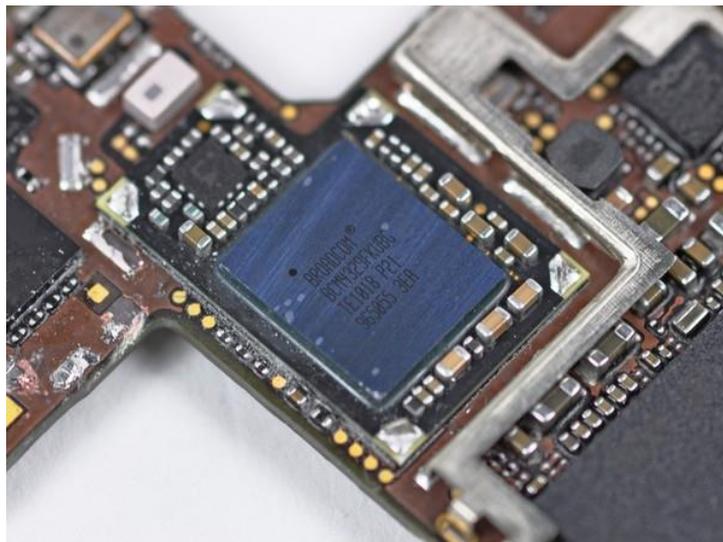


图10. WiFi、蓝牙芯片

WiFi、蓝牙使用的是 Broadcom BCM4329FKUBG 单芯片解决方案，如图 10 所示。

(参考 <http://www.broadcom.com>)

它集成了一个完整的 IEEE 802.11 a/b/g/n 系统 (MAC/基带/射频)，并且支持蓝牙 2.1+EDR (Enhanced Data Rate, 增强速率) 和 FM 收发，功能非常强大。

传感器类，iPhone4 主要有 GPS，摄像头，环境光传感器，加速度传感器，磁感应传感器等。

GPS 芯片在主板上的位置如图 6 所示位置的屏蔽罩下面，采用是 Broadcom BCM4750IUB8 单芯片 AGPS 解决方案，如图 11 所示。它集成了一个高性能的基带处理部分和低噪音 CMOS 射频前端，可使用 UART, I2C 或者 SPI 接口与主处理器通信。

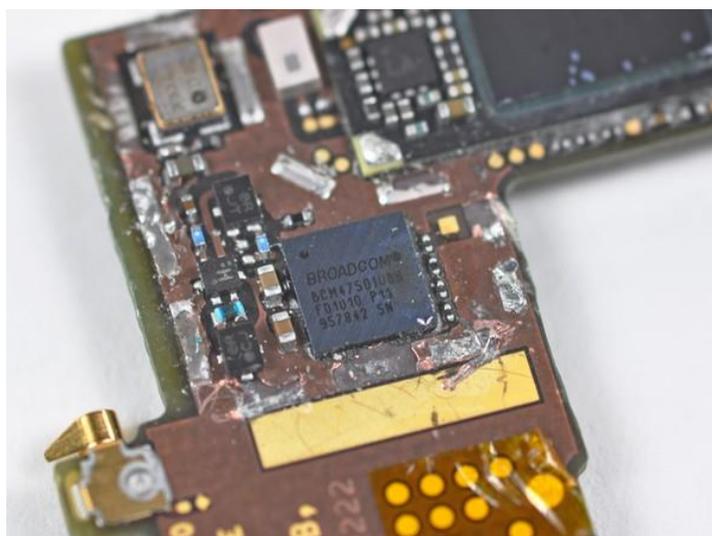


图11. GPS 芯片 BCM4750IUB8

摄像头通过图像处理单元提供的摄像头接口与主处理器连接。环境光传感器可用于动态调整 LCD 亮度；加速度传感器可用于感应终端动作，实现自动横/竖屏转换等功能；而磁感应传感器主要用于感应周围磁场状态，用来调整射频部分参数以优化无线性能。

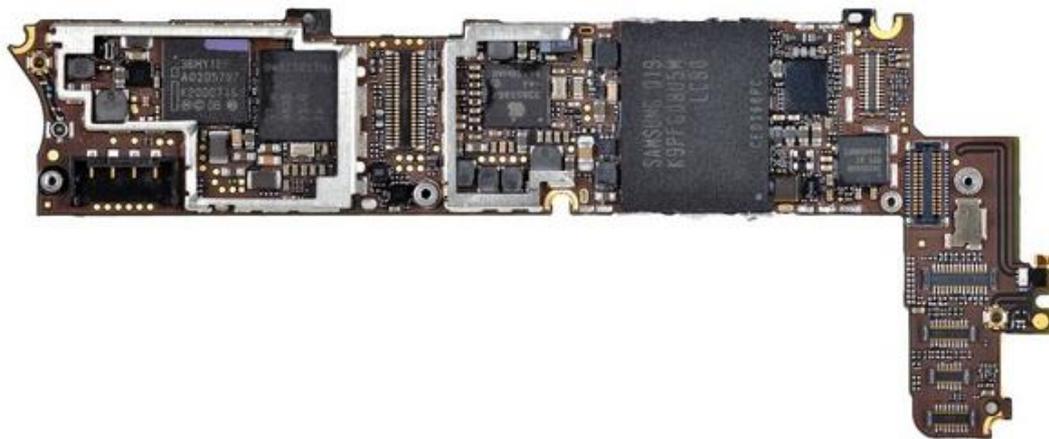


图12. iPhone 主板背面

存储部分，Nand Flash 使用的是三星的 K9PFG08 芯片，共 512M，使用主处理器内部的 Nand Flash 控制器接口与主处理器连接。NOR FLASH 和 Mobile DDR 使用了美光提供的单芯片解决方案 Numonyx 36MY1EE。

交互类，终端采用了 Cirrus Logic 的 338S0589 音频编解码器，使用 I2C 和 I2S 接口与主处理器连接，麦克风和扬声器则接到编解码器上。LCD 使用主处理器提供的 LCD 控制器接口与主处理器连接；触摸屏控制器为德州仪器 343S0499，触摸屏就连接到该芯片上。

2.2 智能终端处理器及其技术特点

智能终端处理器是智能终端的核心器件之一，其功能和效率对整个系统的性能影响极大。在上文所述的智能终端硬件体系架构中，智能终端处理器相当于内核和 SoC 设备的集合，一般对外以单个 SoC 芯片的形式出现。智能终端对处理器的基本要求主要有以下三点：

(1) 高性能

智能终端发展非常迅速，新应用层出不穷，不少应用都要求智能终端有较高的性能，因此，要求智能终端处理器具有较高的性能，才能提供给用户完整的功能和较好的体验。

(2) 高集成度

智能终端对尺寸非常敏感，因此，要求处理器具有较高的集成度，能在比较小的尺寸上集成更多的器件。这样不仅能够使整个终端尺寸得到控制，

- 部分 IO 支持 1.8V/2.5V 电压可配、工作模式可编程、支持低功耗模式
 - 提供方案级完整的电源系统与多种充电方式
- 其逻辑结构框图如图 13 所示。

2.2.2 处理器内核

处理器内核使用的是 ARM926, 支持各种应用程序, 控制通用数据接口、SoC 系统的时钟、复位、电源和系统状态。它有以下特性:

- 采用 32bit ARM v5TE ISA (Industry Standard Architecture)、五级流水、内嵌 DSP;
- 指令扩展和 Java 加速、兼容 32bit ARM、16bit Thumb 和 8bit Java 指令;
- 提供独立的 16KB ICACHE 和 16KB DCACHE, 4 路 Set-associate, 8 字 Cache line; DCACHE 支持 Write-back 和 Write-through 操作;
- Cache 支持伪随机或者 Round-robin 替换算法, 并可进行配置。
- 独立 32bit 指令和数据 AHB 总线接口, 总线工作频率可为 CPU 内核时钟的整数分频。
- 包含 MMU (Memory Management Unit), 支持多种嵌入式操作系统;
- 支持 8KB 32bit 接口的单口 SSRAM 作为 ITCM (Tightly Coupled Memory) 和 DTCM;
- 使用小端模式。
- 支持快速中断请求 FIQ (Fast Interrupt Request) 和一般中断请求 IRQ (Interrupt Request);
- 支持 JTAG (Joint Test Action Group) 调试接口;
- 支持动态功耗管理和静态功耗管理;

总线部分, 采用多层 Bus Matrix 总线架构, 每层支持独立并行访问, 集成了芯片外设、接口外设和其他内置功能模块。

SoC 系统总线架构具有以下特性:

- 采用独立 8 层 AHB 总线互连, 提升芯片总线带宽, 提供良好的可扩展性;
- 支持低速外设总线 APB, 总线位宽 32bit, 总线时钟和 AHB 时钟同频;
- 支持 EDC 和 LDI 之间的局部总线, 支持显示部件对 EDC 的直接访问;
- 总线时钟最高频率可达 120MHz, 支持总线频率智能功耗性能调节;

- 8 层总线 SDRAM 访问优先级可以根据业务改变；

2.2.3 系统控制

SC (System Controller) 是系统控制器，为用户提供系统控制接口，由 APB 接口、系统运行模式、时钟复位控制、通用外设控制和系统状态检测等模块组成。

系统控制器结构框图如图 14 所示。

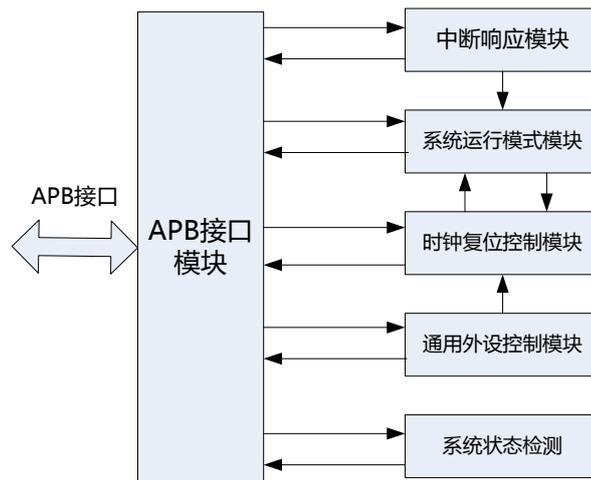


图 14. 系统控制器结构框图

系统控制器的功能特点有：

- 支持 SLEEP、DOZE、SLOW 和 NORMAL 模式，以及模式间的切换。
- 支持模块级时钟门控和时钟状态检测。
- 8 个 Timer 时钟使能信号的参考时钟频率为 32kHz 或 6.5MHz，时钟使能可以被强制拉高。
- Watchdog 时钟使能信号的参考时钟频率为 32kHz，时钟使能可以被强制拉高。
- 支持全局软复位和模块复位。
- 支持系统通用外设控制和系统状态检测。
- 支持系统地址重映射控制。
- 支持系统扩展中断。

2.2.4 存储控制

Hi3611 的主要存储控制模块有如下几种：

- NandC (NandFlash Controller)

- 对外提供 NandFlash 启动和访问接口。
- 支持 SLC 类型的 NandFlash。
- 支持 Nand Boot 功能。
- DDRC (DDR SDRAM Controller)
DDRC 对外提供 Mobile DDR (Double-Data Rate) 和 Mobile SDR (Single-Data Rate) 接口, 完成 Mobile DDR/SDR SDRAM (Synchronous Dynamic Random Access Memory) 的访问。
- SMI (Static Memory Interface)
SMI 提供同步和异步静态存储器接口, 可以连接 SRAM (Static Random Access Memory)、PSRAM (Pseudo Static Access Memory)、ROM (Read Only Memory)、NorFlash 等同/异步静态存储器, 用于实现系统启动、数据存储等功能。
- MMC/SD/SDIO
芯片集成了两个独立的 MMC/SD/SDIO 模块, 分别用于 MMC/SD 卡和 SDIO 接口的 WiFi。
- EBI (External Bus Interface)
EBI 实现多个存储控制器数据线和地址线的管脚复用。在 Hi3611 中, EBI 支持 NandC 和 SMI 部分信号的动态复用。EBI 的管脚复用属于动态复用, 并且采用轮循的仲裁方式。
- ESI (Embedded SRAM Interface)
ESI 实现多层 AHB 总线对内嵌同步 SRAM 的访问。

2.2.5 数据接口

Hi3611 提供丰富的数据接口, 以支持强大的功能扩展。数据接口包括 UART (Universal Asynchronous Receiver/Transmitter)、GPIO (General Purpose Input/Output)、USB2.0 OTG (On The Go)、SPI (Serial Peripheral Interface)、I2C、DMAC (Direct Memory Access Controller)、KPC (KeyPad Controller) 等。

- UART 包含标准 4 线 UART 和 2 线 UART, 支持蓝牙、红外、GPS、Modem 等外设。
- GPIO 用来进行系统线控和功能扩展。
- USB2.0 OTG 支持标准 USB 协议。
- SPI 用于连接具有 SPI Slave 接口的器件。
- I2C 遵循 I2C 标准, 支持 1.8V 和 2.5V 接口电平。
- DMAC 负责外设与存储区、存储区与存储区之间的数据直接搬运, 没

有对外的直接接口。

- KPC 支持最大 8*8 键盘和 2 个滚轮。

2.2.6 媒体处理

Hi3611 集成了一个强大的多媒体处理子系统，用于图像采集、LCD 显示控制、多种 LCD 接口控制、MPEG/JPEG 编码加速、MPEG/JPEG 解码加速和图像后处理、2D 图形加速、音频采集/输出处理等应用。

多媒体处理子系统占用 4 层系统内部高速总线，能够和 CPU 并行工作，结合内嵌的 200KB 高速 SRAM（ESI），极大地增加了多媒体的应用性能。

多媒体子系统架构图如图 15 所示。

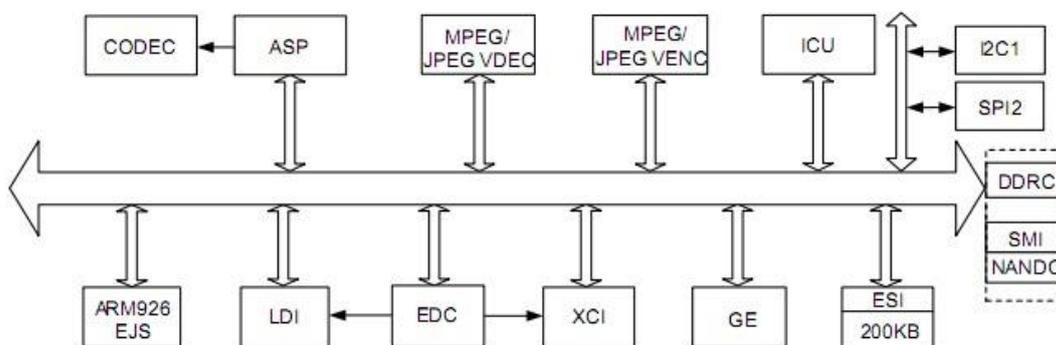


图15. 多媒体子系统架构

多媒体处理子系统分为以下模块：

- ICU（Image Capture Unit）

用于捕捉数字 Camera 输入的图像信号，并对输入的图像作前期处理，如图像数字变焦、YUV 转 RGB、镜像、画中画等，最后将图像数据按指定格式存储于存储器中。

- EDC（Enhanced Display Controller）

支持四个显示图层，其中 Graphic 图层和 Video 图层之间可以进行 Color Key、Alpha Blending 等 12 种叠加法则；Video 图层支持缩放和旋转，支持 YUV 转 RGB 等功能。

- LDI（LCD Display Interface）

作为 RGB 接口类型 LCD 模组的接口控制器，将 EDC 输出的显示图像数据，或者存储于系统存储器中的显示图像数据，转换成相应 LCD 模组的信号时序用以显示。

- XCI（eXternal CPU-like Interface）

作为 CPU 接口类型 LCD 模组的接口控制器，将 EDC 输出的显示图像数据，或者存储于系统存储器中的显示图像数据，转换成相应 LCD 模组

的信号时序用以显示。另外也可以用于 CPU 类型接口的外设（I80 时序或 M68 时序）。

- ESI (Embedded SRAM Interface)

实现多层 AHB 总线对内嵌同步高速 SRAM 的并行访问。该 SRAM 可以存储图像数据，也可以作为通用存储器使用。

- VENC (MPEG/JPEG Encoder)

支持 MPEG-4/H.263/JPEG 编码标准。VENC 为硬件图像编码器，能够极大提高图像编码的效率。

- VDEC (MPEG/JPEG Decoder & Image Post-Processor)

支持 MPEG-4/H.263/H.264/VC-1/JPEG 解码标准。VDEC 为硬件图像解码器，能够极大提高图像解码的效率。VDEC 还包含有流水处理的图像后处理器，可对解码后的图像进行裁剪、缩放、像素空间转换、去块滤环滤波等处理。

- GE (Graphics Engine)

可对 2D 图形操作进行加速，用以支持基本图形系统、操作系统 GUI、2D 图形应用，通过 GE 可以减少 CPU 负载。

- ASP (Audio Signal Processor)

完成系统存储器和音频 CODEC 之间的数据传输，如音频播放和录音，并且可以对音频数字数据进行处理，如数据格式转换、重采样、音量增益、数字混音、均衡控制等。支持 I2S 和 AC-Link 音频接口。

- CODEC

CODEC 和 ASP 一起完成音频处理。

2.3 智能终端通信接口技术

智能终端根据应用场景不同，具有若干种不同的通信接口组合方案。一般而言，常用的通信接口有串行通信接口、USB、红外、蓝牙等。

2.3.1 串行通信接口

串行通信接口标准经过使用和发展，目前已经有几种。但都是在 RS-232 标准的基础上经过改进而形成的。所以，以 RS-232C 为主来讨论。RS-232C 标准是美国 EIA(电子工业联合会)与 BELL 等公司一起开发的 1969 年公布的通信协议。它适合于数据传输速率在 0~20000b/s 范围内的通信。这个标准对串行通信接口的有关问题，如信号线功能、电气特性都作了明确规定。由于通行设备厂商都生产与 RS-232C 制式兼容的通信设备，因此，它作为一种标准，目前已在微

机通信接口中广泛采用。

在智能终端中，RS-232C 串行通信接口普遍采用集成在主处理器上的 UART 控制器+RS-232 收发器的方式实现，如图 16 所示，UART 主要实现串行通信时钟的产生，数据的自动移位发送、接收；但处理器所使用的逻辑电平与 RS-232 接口所使用的逻辑电平不同，一般还需要使用一个 RS-232 收发器来实现逻辑电平的转换。

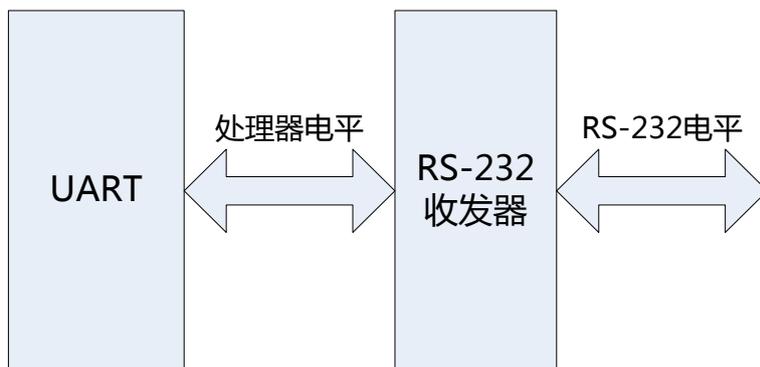


图 16. RS-232 实现框图

尽管 RS-232 串行通信接口在智能终端中是最常见的接口，但一般而言，并不对最终用户开放，而是将接口直接做在终端主板上，在外壳上并留有接插件。这是因为 RS-232 串行通信接口一般用于 Bootloader 下载操作系统镜像或者进行系统调试，最终用户使用的可能性不大。

2.3.2 USB

通用串行总线（Universal Serial Bus，USB）是连接计算机系统与外部设备的一个串行总线标准，也是一种输入输出接口技术规范，被广泛应用于个人电脑和移动设备等信息通讯产品。USB 最初是由英特尔（Intel）与微软（Microsoft）公司倡导发起，其最大的特点是支持热插拔和即插即用。

USB 实现论坛（USB Implementers Forum，USB-IF）负责 USB 标准制订，其成员包括：苹果电脑、惠普、NEC、微软和英特尔。现 USB 标准统一为 USB 3.0，向下兼容，分为

USB 版本	速率称号	传输速率范围	最大值传输速率
USB 3.0	SuperSpeed	> 4.8Gbps	5Gbps
USB 2.0	高速 Hi-Speed	25Mbps—400Mbps	480Mbps
USB 1.1	全速 Full-Bandwidth	500Kbps—10Mbps	12Mbps
USB 1.0	低速 Low-Bandwidth	10Kbps—100Kbps	1.5Mbps

2001 年底，USB-IF 发布了 USB On-The-Go，通常称为 USB OTG，是 USB2.0

规格的补充标准，使其能够用于在便携设备之间直接交换数据。

智能终端的 USB 接口一般采用的电气标准为 Mini-USB，信号使用分别标记为 D+ 和 D- 的双绞线传输，它们各自使用半双工的差分信号并协同工作，以抵消长导线的电磁干扰。

触点	功能	颜色
1	VBUS (4.4 - 5.25 V)	红
2	D-	白
3	D+	绿
4	ID	
5	接地	黑

目前，USB 是智能终端最主要的通信接口，由于其速率很快，在与计算机交换大量数据时，一般使用 USB；具有 USB-OTG 功能的智能终端还能使用 USB 接口与其他具有 USB 接口的设备交换数据（如数码相机，数码播放器等）；在某些智能终端设计中，甚至可以使用 USB 接口更新操作系统镜像或者基带处理单元的固件。

2.3.3 红外接口

目前采用的红外通信接口一般为 IrDA 接口。IrDA 是红外数据组织（Infrared Data Association）的简称，IrDA 红外连接技术就是由该组织提出的。

IrDA 通信协议由物理层，链路接入层和链路管理层三个基本层协议组成，其中，物理层定义了 4Mb/s 以下速率的半双工连接标准；链路接入层定义了链路初始化、设备地址发现、建立连接（其中包括比特率的统一）、数据交换、切断连接、链路关闭以及地址冲突解决等操作过程，它是从异步数据通信标准高级数据链路控制（HDLC）协议演化而来的；而链路管理层主要用于管理链路接入层所提供的链路连接中的链路功能和应用程序以及评估设备上的服务，并管理如数据速率、BOF 的数量（帧的开始）及连接转换向时间等参数的协调、数据的纠错传输等。

在当前的智能终端设计中，由于 IrDA 接口速率较慢，且通信距离很短（一般在 1 米之内），所以采用得比较少，而一般使用蓝牙通信接口代替。

2.3.4 蓝牙接口

蓝牙是一种支持设备短距离通信（一般 10m 内）的无线电技术。能在包括移动电话、PDA、无线耳机、笔记本电脑、相关外设等众多设备之间进行无线信

息交换。利用“蓝牙”技术，能够有效地简化移动通信终端设备之间的通信，也能够成功地简化设备与因特网 Internet 之间的通信，从而数据传输变得更加迅速高效，为无线通信拓宽道路。蓝牙采用分散式网络结构以及快跳频和短包技术，支持点对点及点对多点通信，工作在全球通用的 2.4GHz ISM（即工业、科学、医学）频段。其数据速率为 1Mbps。采用时分双工传输方案实现全双工传输。

蓝牙协议体系结构同样采用分层方式，包括蓝牙专用协议和一些通用协议。专用协议位于协议栈的底部，从底到上依次是蓝牙无线层（Bluetooth Radio）、基带层（Baseband）、LMP 层（Link Manager Protocol，链路管理协议层）、L2CAP 层（Logical Link Control and Adaptation Protocol，逻辑链路控制与适应协议层）、SDP 层（Service Discovery Protocol，服务发现协议层）。另外 RFCOMM 层以 ETSI TS07.10 为基础，目的是取代电缆连接；TCS（Telephony Control Protocol Specification）以 ITU-T 的 Q.931 为基础，目的是进行呼叫控制。在蓝牙专用协议之上可以承载 PPP、TCP/IP、UDP/IP、WAP 等通用高层协议。

无线层规范物理层无线传输技术。蓝牙工作在 2.4GHz 的 ISM 频段，大部分国家采用 2400~2483.5MHz， $f=2402+kMHz$ ， $k=0\sim78$ ；即将该频段划分为 79 个带宽为 1MHz 的信道；在低频端留有 2MHz 的保护带，在高频端留有 3.5MHz 的保护带。调制方式采用 GFSK，BT=0.5，正频偏表示“1”，负频偏表示“0”。系统采用跳频扩频技术，抗干扰能力强、保密性好。



图17. 蓝牙协议体系结构

LMP 负责蓝牙设备之间的链路建立，包括鉴权、加密等安全技术及基带层分组大小的控制和协商。它还控制无线设备的功率以及蓝牙节点的连接状态。L2CAP 在高层和基带层之间作适配，它与 LMP 是并列的，区别在于 L2CAP 向高层提供负载的传送，而 LMP 不能。L2CAP 向高层提供面向连接的和无连接的数据服务，具备多协议复用功能和拆/装适配功能。SDP 是蓝牙体系中非常关键的部分，只有通过 SDP 了解通信双方的设备信息、业务类型、业务特征，然

后才能在蓝牙设备之间建立通信连接。

目前蓝牙技术是智能终端上主要的无线通信连接技术，使用非常广泛，可以与多种蓝牙设备交换数据，包括计算机，其他智能终端，蓝牙键盘，甚至是蓝牙免提耳机。